

**MODUL VIII & IX**  
**SISTEM INSTRUMENTASI ELEKTRONIKA**  
**PENGGUNAAN OP-AMP UNTUK PENGUAT INSTRUMENTASI**  
**DAN PENGUAT LOG DAN ANTILOG**

**Tujuan instruksional umum :**

Agar mahasiswa dapat memahami tentang penguat instrumentasi

**Tujuan instruksional khusus :**

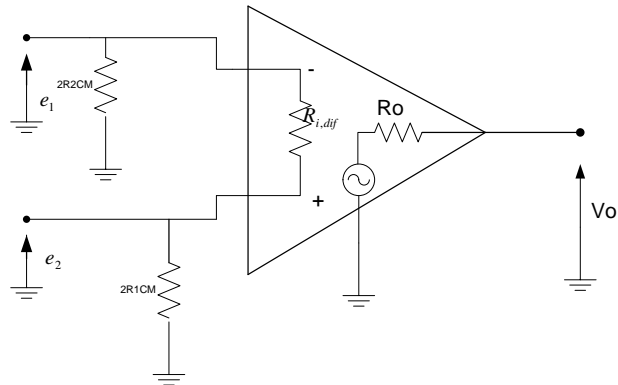
- Dapat menjelaskan tentang rangkaian penguat instrumentasi
- Dapat menjelaskan bagian - bagian rangkaian penguat instrumentasi
- Dapat menjelaskan penurunan rumus rangkaian instrumentasi
- Dapat menjelaskan tentang rangkaian penguat log
- Dapat menjelaskan tentang rangkaian penguat antilog

**Buku Rujukan :**

- |                            |   |
|----------------------------|---|
| ▪ Rangan Sarma             | Instrumentation Devices and Sistem                              |
| ▪ W. Bolton                | Mechatronic   |
| ▪ <i>William D. Cooper</i> | <i>Electronic Instrumentation and<br/>Measurement Technique</i> |

**8.1 Penguat instrumentasi**

Penguat instrumentasi adalah suatu penguat loop tertutup (closed loop) dengan masukan difrensial, dan penguatannya dapat diatur tanpa mempengaruhi nisbah penolakan modus bersama (Common Mode Rejection Ratio –CMRR). Fungsi utama penguat instrumentasi adalah untuk memperkuat tegangan yang tepat berasal dari suatu sensor atau transducer secara akurat. Rangkaian ekuivalen penguat instrumentasi adalah seperti gambar 8.1



Gambar 8.1 Rangkaian ekuivalen suatu penguat instrumentasi

Besaran  $R_{icM}$  adalah hambatan atau impedansi atau impedansi masukan diferensial.  $e_{o,o}$  adalah tegangan keluaran tanpa beban (terbuka) dan  $R_o$  adalah hambatan atau impedansi keluaran. Karena penguat instrumentasi adalah penguat loop terbuka. Maka tak perlu dipasang rangkaian umpan balik untuk menggunakannya seperti halnya penguat operasional (op-amp). Penguat instrumentasi yang bermutu tinggi dibuat dalam bentuk hybrid yaitu campuran IC dan komponen diskrit. Satu contoh penguat instrumentasi adalah penguat Burr-Brown 3620. spesifikasi penguat ini adalah sebagai berikut ;

Drift rendah :  $\pm 25 \mu V/^{\circ}C$

Bising rendah :  $1 \mu V_{pp}$

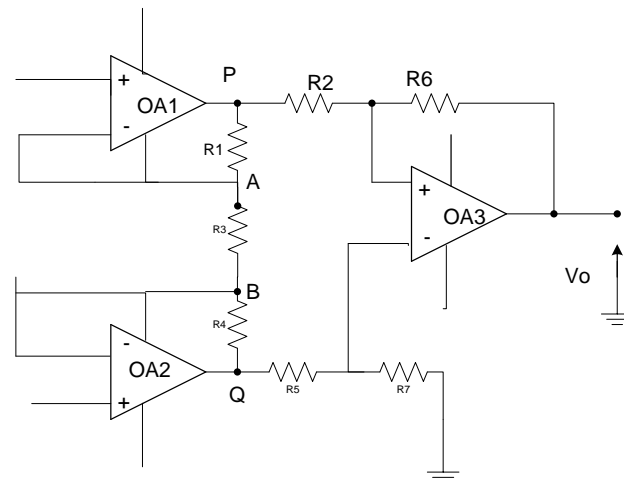
CMRR tinggi 100 dB

Impedansi masukan tinggi :  $300 M\Omega$  (diferensial) dan  $1 G\Omega$  CM(common mode)

Kisaran penguatan : 1 hingga 10.000 .

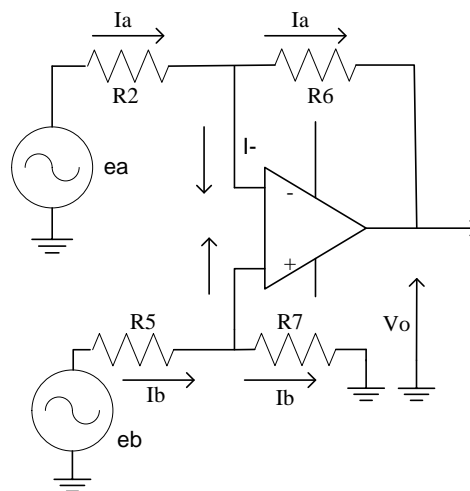
Penguat instrumentasi dapat dibuat dengan menggunakan op-amp. Mutu penguat ini bergantung pada mutu op-amp yang digunakan yang menyangkut offset masukan., impedansi masukan, drift pada tegangan keluaran, CMRR, PSRR dan sebagainya. Disamping itu CMRR dan ketepatan penguatan op-amp amat bergantung kepada presisi dari komponen pasif yang digunakan . marilah kita bahas dua rangkaian penguat instrumentasi menggunakan op-amp.

Rangkaian yang lazim digunakan orang untuk membuat penguat instrumentasi dengan op-amp adalah seperti pada gambar 8.2



Gambar 8.2 Suatu penguat instrumentasi

Kita dapat bagi rangkaian diatas menjadi dua bagian yaitu bagian terdiri dari OA1 dan OA2 dan bagian II terdiri dari OA3 marialh kita bahas bagian II lebih dahulu bagian kita lukiskan lagi pada gambar 8.3



Gambar 8.3 Rangkaian penguat diferensial menggunakan op-amp

Oleh karena hambatan masukan difrensial dari op-amp amat tinggi maka dapat dianggap  $I_1=I_4 =0$  sehingga :

$$I_a = I_a' \text{ dan } I_b = I_b'$$

Dengan menggunakan hukum Kirchoff kita peroleh :

$$e_a - V_o = (R_2 + R_6)I_a$$

$$e_b - 0 = (R_5 + R_7)I_b$$

selanjutnya kita gunakan suatu sifat op-amp yang lain yaitu bahwa masukan inverting dan non inverting ada dalam keadaan hubung singkat virtual oleh sebab ini:

$$V_o = -I_a R_6 + I_b R_7$$

dari ketiga persamaan ini kita peroleh ;

$$V_o = -I_a R_6 + I_b R_7 \quad V_o = \frac{R_7}{R_5 + R_7} e_b - (e_a - V_o) \frac{R_6}{R_2 + R_6}$$

$$V_o = \left(1 + \frac{R_6}{R_2}\right) \left(\frac{R_7}{R_5 + R_7} e_b - \frac{R_6}{R_2 + R_6} e_a\right)$$

agar tegangan  $V_o$  sebanding dengan selisih tegangan isyarat masukan maka harus dibuat agar :

$$\frac{R_7}{R_5 + R_7} = \frac{R_6}{R_2 + R_6} \quad \text{atau} \quad \frac{R_5}{R_7} = \frac{R_2}{R_6}$$

sebaiknya digunakan  $R_5 = R_2$  dan  $R_7 = R_6$  maka :

$$V_o = \left(1 + \frac{R_6}{R_2}\right) \frac{R_6}{R_2 + R_6} (e_b - e_a)$$

$$V_o = -\frac{R_6}{R_2} (e_a - e_b)$$

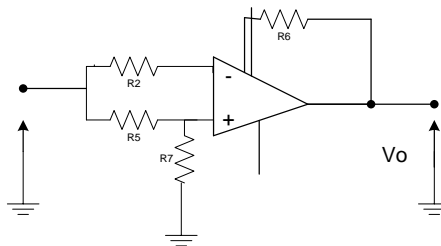
jadi

$$A_{v,dif} = \frac{V_o}{e_a - e_b} = -\frac{R_6}{R_2}$$

Penguatan common mode dapat kita peroleh bila kita gunakan

$$e_b = e_a = e_{CM}$$

seperti gambar 8.4



Gambar 8.4 Penguat difrensial dengan menggunakan common mode.

Persamaan menjadi

$$V_o = \left(1 + \frac{R_6}{R_2}\right) \left(\frac{R_7}{R_5 + R_7} - \frac{R_6}{R_2 + R_6}\right) e_{CM} \dots \dots \dots (8.5)$$

seperti telah digunakan diatas jika digunakan  $R_7=R_6$  dan  $R_5=R_2$  kita peroleh penguat difrensial akan tetapi dalam prakteknya tidak mungkin membuat dua hambatan tepat sama. Resistor yang dijual ditoko mempunyai toelransi minimum 1 %.

Misalkan  $\frac{R_7}{R_5 + R_7} - \frac{R_6}{R_2 + R_6} = \Delta \ll 1$

Maka  $V_o = \left(1 + \frac{R_6}{R_2}\right) \Delta e_{CM}$

$$A_{v,CM} = \frac{V_o}{e_{CM}} = \left(1 + \frac{R_6}{R_2}\right) \Delta$$

dari persamaan diatas kita peroleh common mode Rejection ratio.

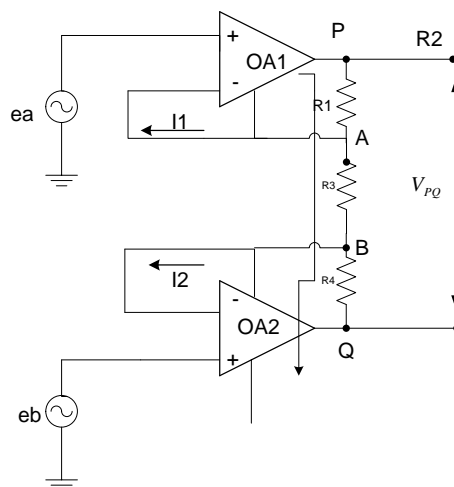
$$CMRR = \frac{A_{v,dif}}{A_{v,CM}} = \frac{R_6}{R_2} \left(\frac{R_2}{R_2 + R_6}\right) \frac{1}{\Delta}$$

$$CMRR = \left(\frac{R_6}{R_2 + R_6}\right) \frac{1}{\Delta}$$

tampak bila  $\Delta = 1\% = 0.01$  dan  $R_2 = R_6$  maka  $CMRR = 60 = 30 \text{ dB}$

jadi agar diperoleh CMRR yang tinggi diperlukan komponen dengan presisi yang tinggi pula .

Marilah kita kembali kepada gambar 8.2 dan kita lukiskan bagian I



Gambar 8.5 Bagian I rangkaian pada gambar 8.2

Oleh karena masukan inverting dan non inverting pada op-amp ada pada keadaan hubung singkat virtual, maka tegangan pada titik A =  $e_a$  dan pada titik B =  $e_b$ . disamping itu karena hambatan masukan difrensial pada op-amp mempunyai harga sangat besar maka arus  $I_1 = I_2 = 0$  akibatnya:

$$V_{PQ} = V_P - V_Q = I(R_1 + R_3 + R_4)$$

$$\text{akan tetapi } V_A - V_B = e_a - e_b = IR_3$$

$$\text{sehingga } I = \frac{e_a - e_b}{R_3}$$

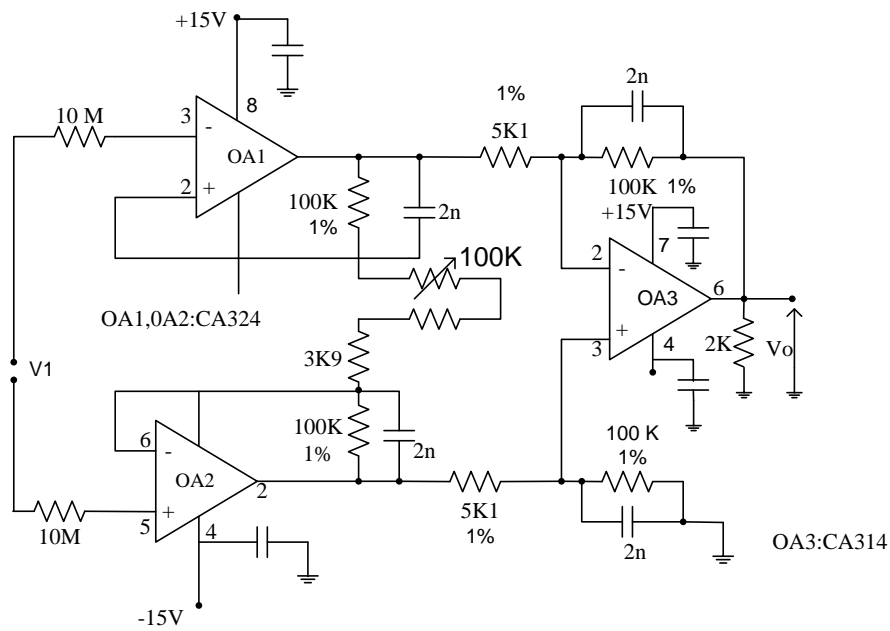
sehingg  $V = (1 + \frac{R_1 + R_4}{R_3})(e_a - e_b)$  Persamaan 8.8 menyatakan bahwa bila  $e_a =$

$e_b = e_{CM}$  maka  $V_{PQ} = 0$  sehingga  $A_{v,CM} = 0$ , yang berarti bahwa pada rangkaian Gambar 8.2 penurunan CMRR disebabkan oleh bagian II saja. Ini berarti bahwa dipandang dari segi CMRR hanya  $R_2, R_6, R_5$  dan  $R_7$  yang harus mempunyai nilai yang presisi.

Penguatan dari seluruh rangkaian gambar 8.2 dapat diperoleh dengan menggabungkan persamaan 8.5 dan 8.8 yaitu :

$$A_{v,dif} = (1 + \frac{R_1 + R_4}{R_3}) (\frac{R_6}{R_2})$$

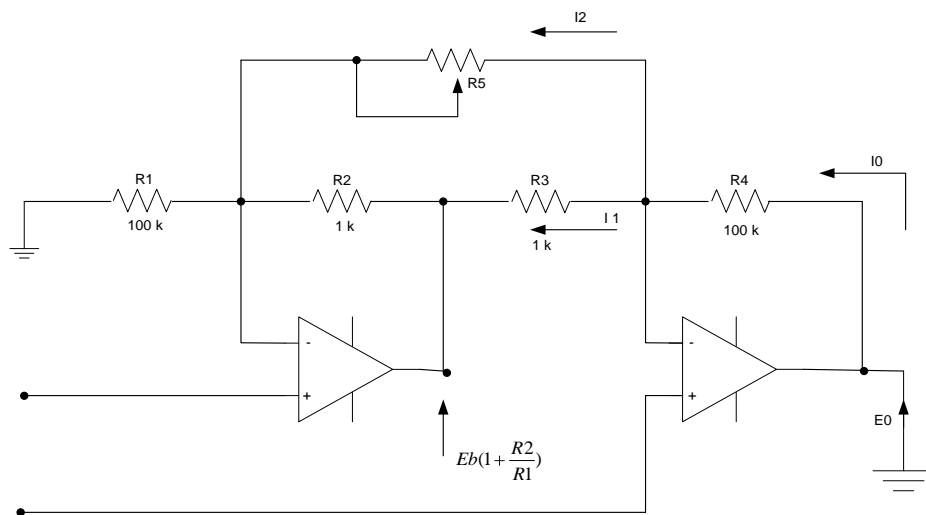
suatu contoh rangkaian instrumentasi ditunjukkan pada gambar 8.6 yang digunakan adalah tipe CA 3140 yaitu CMOS-input op-amp dengan  $Z_{in}(CM) = 10^{12}$  ,  $CMRR = 90\text{dB}$ , unity gain bandwidth 7,5 MHz dan  $PSRR = 90\text{dB}$ . IC CA 3240 adalah dua CA 3140 yaitu dalam satu IC ada dua op-amp seperti Ca 3140.



Gambar 8.6 Penguat difrensial presisi

Spesifikasi penguat diatas adalah respon frekuensi (-3 dB) dc hingga 1 Mhz; slew rate =1,5 V/us, CMRR=86 dB. Penguatan = 35-60 dB.

Suatu rangkaian penguat instrumentasi lain ditunjukkan pada gambar 8.7



Gambar 8.7 Suatu rangkaian penguat instrumentasi

Rangkaian diatas digunakan penguat instrumentasi buatan Burr Brown yaitu BB 3627, suatu penguat instrumentasi dengan drift amat rendah. Keuntungan disbanding dengan rangkaian pertama adalah hanya diperlukan du op-amp dan empat buah resistor. Resistor R5 tak perlu dipasang bila diinginkan penguatan tegangan sama besar.

$$\left(1 + \frac{R_4}{R_3}\right)$$

Kita gunakan dua sifat op-amp yaitu bahwa masukan inverting dan non inverting ada dalam keadaan hubung singkat virtual, dan bahwa hambatan difrensial antara kedua masukan ini amat besar . sehingga arus yang masuk dapat diabaikan. Dari gambar 8.7 kita peroleh :

$$I_o = I_1 + I_2$$

$$I_o = (E_o - E_a) / R_4$$

$$I_1 = (E_a - E_b) \left(1 + \frac{R_2}{R_1}\right) / R_3$$

$$I_2 = (E_a - E_b) / R_5$$

dari hubungan-hubungan di atas kita dapatkan:

$$E_o = E_a \left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_5}\right) - E_b \left(\frac{R_2 R_4}{R_1 R_3} + \frac{R_4}{R_3} + \frac{R_4}{R_5}\right)$$

bila dibuat agar  $R_2 R_4 = R_1 R_3$  yaitu dengan memilih  $R_2 = R_3$  dan  $R_4 = R_1$  maka

$$E_o = \left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_5}\right) (E_a - E_b)$$

$$I_o = I_1 + I_2$$

$$I_2 = \frac{(E_b - E_a)}{R_5}$$

$$I_3 = \frac{E_a}{R_1} - I_2$$

$$I_3 = \frac{E_a}{R_1} \left(\frac{E_b - E_a}{R_5}\right)$$

$$E_c - E_a = R_2 \left(\frac{E_a}{R_1} - \frac{E_b - E_a}{R_5}\right)$$



$$E_c = E_a + \frac{R_2}{R_1} E_a + \frac{R_2}{R_1} E_a - \frac{R_2}{R_5} E_b$$

$$= E_a \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_5}\right) - \frac{R_2}{R_5} E_b$$

$$I_1 = \frac{E_b - E_c}{R_3} = \frac{1}{R_3} \left( E_b \left(1 + \frac{R_2}{R_5}\right) - E_a \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_5}\right) \right)$$

$$I_o = I_1 + I_2$$

$$= \frac{1}{R_3} \left( E_b \left(1 + \frac{R_2}{R_5}\right) - E_a \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_5}\right) \right) + \frac{E_b - E_a}{R_5}$$

$$V_o - E_b = R_4 I_o$$

$$= \frac{R_4}{R_3} \left[ E_b \left(1 + \frac{R_2}{R_5}\right) - E_a \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_5}\right) \right] + \frac{R_4}{R_5} (E_b - E_a)$$

$$= E_b + \frac{R_4}{R_3} E_b \left(1 + \frac{R_2}{R_5}\right) - E_a \frac{R_4}{R_3} \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_5}\right) + \frac{R_4}{R_5} (E_b - E_a)$$

$$= E_b \left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_3} \frac{R_2}{R_5} + \frac{R_4}{R_5}\right) - E_a \left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_3} \frac{R_2}{R_1} + \frac{R_4}{R_3} \frac{R_2}{R_5} + \frac{R_4}{R_5}\right)$$

$$\left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_3} \frac{R_2}{R_5} + \frac{R_4}{R_5} \frac{R_4}{R_3} + \frac{R_4}{R_3} \frac{R_2}{R_1} + \frac{R_4}{R_3} \frac{R_2}{R_5} + \frac{R_4}{R_5} \frac{R_4}{R_3} \frac{R_2}{R_1}\right) = 1$$

$$R_4 = R_1 \quad R_2 = R_3$$

$$= (E_b - E_a) \left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_3} \frac{R_2}{R_5} - \frac{R_4}{R_5}\right)$$

$$= (E_b - E_a) \left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_3} - 2 \frac{R_4}{R_5}\right)$$

$$= (E_b - E_a) \left(100 + 2 \frac{R_4}{R_5}\right)$$

atau  $A_{V,diff} = \left(1 + \frac{R_4}{R_3} + \frac{R_4}{R_5}\right)$  Bila  $R_2$   $R_4$  tidak tepat sama dengan  $R_1 R_3$ , sehingga

dapat dituliskan  $\frac{R_4 R_2}{R_1 R_3} = 1 + \Delta$

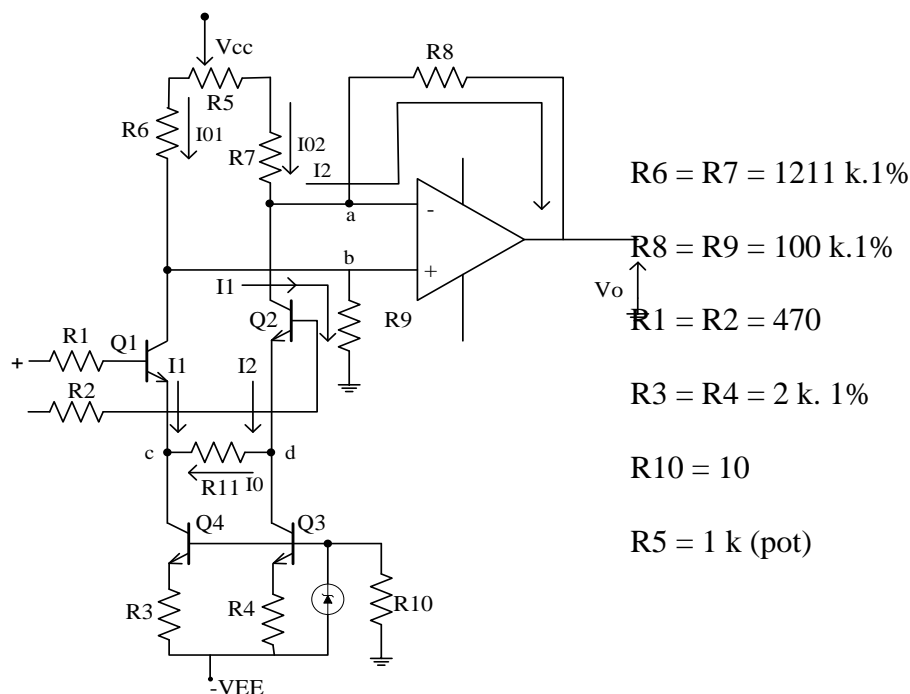
dengan  $\Delta \ll 1$  maka untuk isyarat  $E_a = E_b = E_{CM}$

$$E_o = ( ) E_{CM}$$

Kita peroleh Common Mode Rejection yaitu :

$$CMRR = \frac{A_{v,dif}}{A_{v,CM}} = (1 + \frac{R_4}{R_3} + \frac{R_4}{R_5}) / \Delta$$

tampak bahwa R5 tidak mempengaruhi Av,CM sehingga dapat digunakan untuk mengatur penguatan tanpa mengubah CMRR. Dengan menggunakan sebuah op-amp dan beberapa buah transistor kita juga dapat membuat suatu penguat instrumentasi yaitu seperti ditunjukkan pada gambar 8.8 rangkaian ini sering dijumpai dalam instrumentasi dan juga di dalam rangkaian lain seperti IC analog multiplier. Yaitu MC 1496 dan juga IC balanced modulator MC 1495. Pada gambar diatas transistor Q1, Q2, Q3, dan Q4 sebaiknya terbuat dari IC yang berisi transistor array seperti LM 314 atau CA 3049 .



Gambar 8.8 Penguat instrumentasi menggunakan transistor dan op-amp

$$V_a - V_o = I_2 - R_6$$

akan tetapi  $V_a = V_b$  sebab masukan op-amp ada dalam keadaan hubung singkat virtual akibat kita peroleh :

$$V_o = I_1' R_9 - I_2' R_6$$

bila digunakan  $R_9 = R_8$  maka  $V_o = (I_1' - I_2')R_8$

sekarang marilah kita pikirkan rangkaian transistor pada penguat di atas Dua transistor Q1 dan Q2 membentuk penguat difrensial. Sedang transistor Q3 dan Q4 membentuk sumur arus tetap (constant current sink). yang menarik arus sama yaitu I dari Q1 dan Q2. Kalau kita gunakan hokum kirchoff untuk arus – arus pada titik c dan d kiat akan peroleh:

$$I_1 + I_o = I$$

$$I_2 = I + I_o$$

sehingga  $I_2 - I_1 = 2I_o$

Kembali pada titik a dan b .  $V_a = V_{cc} - R_7 I_{o2}$

$$V_b = V_{cc} - R_6 I_{o1}$$

Karena  $V_a = V_b$  dan kita buat  $R_7 = R_6$  maka  $I_{o1} = I_{o2}$  yang berarti  $I_1' + I_1 = I_2' + I_2$

$$I_2' - I_1' = I_1 - I_2 = -2I_o \text{ selanjutnya dari persmaa di atas menjadi } V_o = -2I_o R_8$$

$$V_c - V_d = I_o R_{11}$$

akan tetapi  $V_c = E_b - V_{BE}(Q_2)$

dan  $V_d = E_a - V_{BE}(Q_1)$

Bila Q1 dan Q2 dibuat agar mempunyai karekteristik sedekat mungkin sehingga

$V_{BE}(Q_2) = V_{BE}(Q_1)$  maka  $V_c - V_d = E_a - E_b$  akibatnya  $I_o = \frac{V_c - V_d}{R_{11}} = \frac{(E_a - E_b)}{R_{11}}$  dan

persamaan di atas kita peroleh :

$$V_o = -2 \frac{R_8}{R_{11}} (E_a - E_b) \text{ atau } A_{v,dif} = -2 \frac{R_8}{R_{11}}$$

Nyata bahwa penguatan dapa tdibuat variable dengan memasang potensiometer untuk  $R_{11}$

## 8.2 Penguat Log dan Antilog

Penguat logaritmik (penguat log) adalah penguat dengan tegangan keluaran yang berbanding lurus dengan logaritma dari pada tegangan isyarat masukannya. Penguat logaritmik dapat digunakan untuk memperoleh kompresi atau ekspansi

amplitudo. Pada kompresi, isyarat yang lemah diperkuat lebih dari isyarat yang kuat. Dikatakan bahwa jelajah (range) dinamik isyarat menjadi kecil dengan adanya kompresi. Sebaliknya dengan ekspansi, isyarat yang lemah mendapat penguatan lebih kecil dari isyarat yang kuat. Dengan demikian jelajah dinamik, yaitu beda antara isyarat lemah dan kuat, menjadi semakin besar. Rangkaian yang memberikan kompresi dan ekspansi disebut rangkaian compandor.

Penguat logaritmik juga digunakan untuk menghasilkan isyarat keluaran berupa pangkat bilangan bulat dari pada isyarat masukan. Untuk ini diperlukan penguat antilogaritmik atau antilog. Dengan kombinasi log dan antilog kita dapat mengalikan dua isyarat atau lebih, bahkan juga melakukan akar. Dengan kombinasi log dan antilog juga dapat diperoleh harga rms yang benar yaitu dengan membuat isyarat keluaran yang merupakan kuadrat dari pada isyarat masukan.

### 8.2.1 Penguat Log

Dasar yang digunakan untuk penguat log adalah bahwa ada hubungan antara arus dioda dan tegangan dioda. Hubungan ini juga berlaku antara  $V_{BE}$  dan arus kolektor yaitu persamaan dioda.

$$I_C = I_o e^{\frac{qV_{BE}}{kT}} \quad (1)$$

Dengan k adalah tetapan Boltzman, T suhu kelvin, q muatan elektron, dan  $I_o$  arus saturasi.

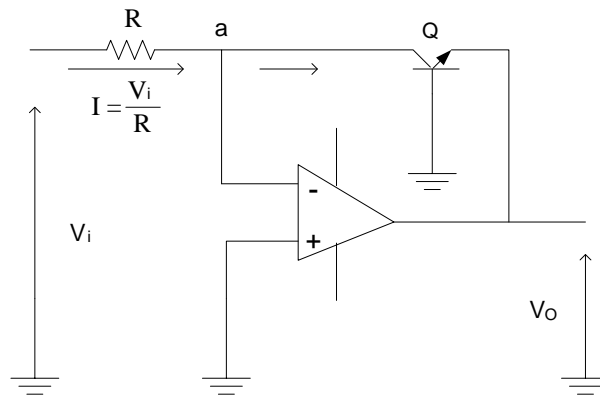
Ini berarti bahwa

$$V_{BE} = \frac{kT}{q} \ln \frac{I_C}{I_o} \quad (2)$$

Untuk suhu kamar

$$\frac{kT}{q} = \frac{1}{40} V = 25mV$$

Dengan menggunakan rangkaian pada Gambar 8.9



Gambar 8.9 Penguat log sederhana

Oleh karena kedua masukan ada dalam keadaan hubung singkat virtuil, maka titik a ada pada ground virtual, sehingga

$$I = \frac{V_i}{R}$$

Selanjutnya kolektor dan basis transistor Q terhubung singkat virtuil, sehingga basis dan emitor transistor Q berlaku sebagai suatu dioda yang dialiri arus

$$I = \frac{V_i}{R}$$

Tegangan keluaran  $V_C = -V_{BE} = \frac{kT}{q} \ln \frac{I}{I_o}$

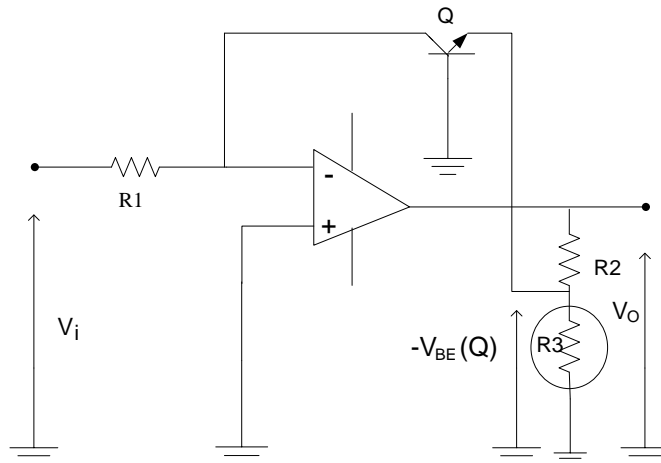
Oleh karena  $I = \frac{V_i}{R}$ , maka

$$V_C = -\frac{kT}{q} \ln \frac{V_i}{RI_o} \quad (3)$$

Kita lihat bahwa tegangan isyarat keluaran  $V_O$  berbanding lurus dengan logaritma tegangan masukan  $V_i$ .

Rangkaian penguat log pada Gambar Op-Amp mempunyai masalah yang serius yaitu oleh karena isyarat keluaran bergantung suhu, seperti terlihat pada persamaan op-amp, melalui faktor  $\frac{kT}{q}$  dan melalui arus saturasi  $I_o$  yang peka terhadap suhu.

Bergantungnya  $V_o$  terhadap suhu melalui faktor  $\frac{kT}{q}$  dapat dikurangi dengan menggunakan rangkaian seperti pada Gambar 8.10.



Gambar 8.10 Thermistor R digunakan untuk mengurangi kebergantungan  $V_o$  terhadap suhu

Dari persamaan di atas tampak bahwa :

$$\frac{R_3(T)}{R_2 + R_3(T)} V_o = -V_{BE}(Q)$$

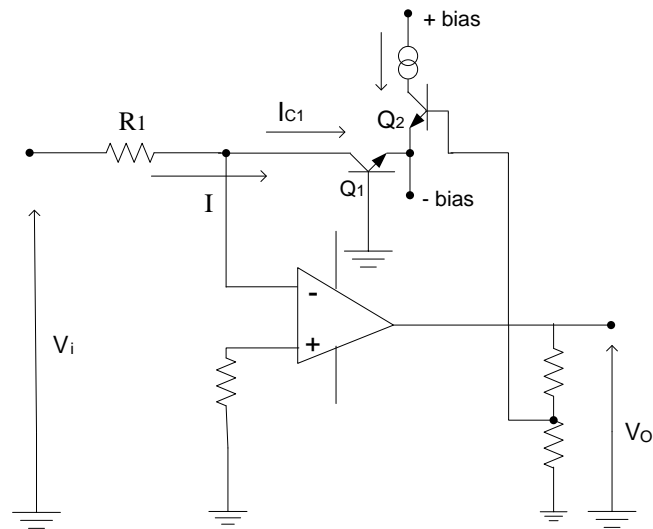
atau

$$V_o = \left( 1 + \frac{R_2}{R_3(T)} \right) V_{BE}(Q)$$

$$V_o = \left( 1 + \frac{R_2}{R_3(T)} \right) \left( -\frac{kT}{q} \ln \frac{V_i}{R_1 I_o} \right)$$

Thermistor  $R_3(T)$  berubah terhadap suhu secara linier, mengurangi perubahan  $V_o$  terhadap  $T$  melalui  $\frac{kT}{q}$ .

Perubahan  $V_o$  terhadap suhu  $T$  melalui arus saturasi  $I_o(T)$  sedikit lebih susah untuk diatasi. Bentuk dasar suatu rangkaian untuk mengatasi ini adalah seperti pada Gambar 8.11.



Gambar 8.11 Rangkaian dasar untuk mengatasi bergantungnya  $V_o$  terhadap suhu melalui arus saturasi  $I_o(T)$ .

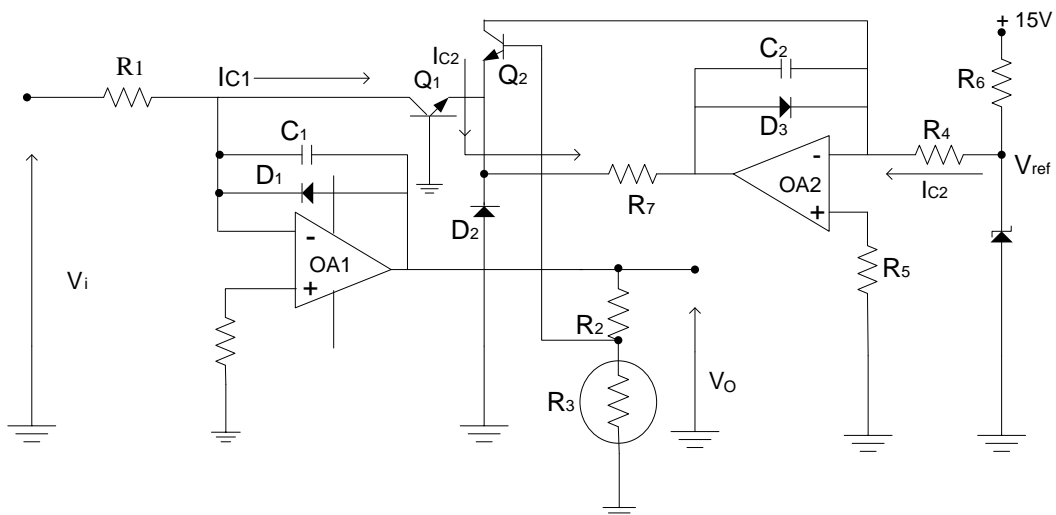
Dari gambar di atas

$$\begin{aligned}
 V_a &= \frac{R_1}{R_1 + R_2} V_o = V_{BE}(Q_2) + V_{EB}(Q_1) \\
 &= V_{BE}(Q_2) - V_{BE}(Q_1) \\
 &= \frac{kT}{q} \ln \frac{I_{C2}}{I_{S2}} - \frac{kT}{q} \ln \frac{I_{C1}}{I_{S1}} \\
 V_a &= \frac{R_1}{R_1 + R_2} V_o = \frac{kT}{q} \ln \left( \frac{I_{C2}}{I_{S2}} \right) \left( \frac{I_{S1}}{I_{C1}} \right)
 \end{aligned}$$

Bila  $Q_1$  dan  $Q_2$  dipilih agar arus saturasi  $I_{S1} = I_{S2}$  maka

$$\begin{aligned}
 V_o &= \left(1 + \frac{R_2}{R_1}\right) \frac{kT}{q} \ln \frac{I_{C2}}{I_{C1}} \\
 &= -\left(1 + \frac{R_2}{R_1}\right) \frac{kT}{q} \ln \frac{I_{C1}}{I_{C2}} \\
 &= -\left(1 + \frac{R_2}{R_1}\right) \frac{kT}{q} \ln \frac{V_i}{R_1 I_{C2}} \quad (3)
 \end{aligned}$$

Kita dapat membuat sumber arus tetap  $I_{C2}$  dengan menggunakan rangkaian seperti pada Gambar 8.12.



Gambar 8.12 Rangkaian penguat logaritmik dengan kompensasi suhu

Harga arus  $I_{C2} = \frac{V_{ref}}{R_4}$ , sehingga

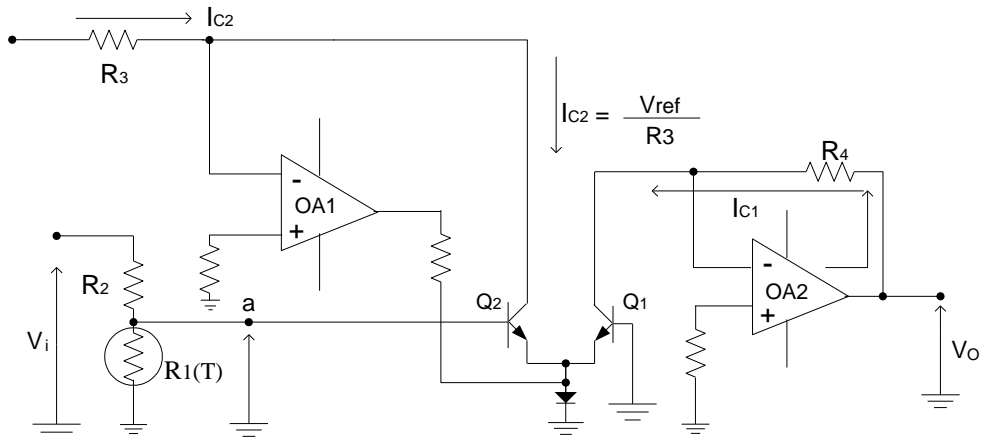
$$V_o = -\left(1 + \frac{R_2}{R_3(T)}\right) \frac{kT}{q} \ln \left( \frac{V_i R_4}{R_1 V_{ref}} \right)$$

Pada persamaan (4)  $V_o$  tak lagi bergantung kepada arus saturasi  $I_o(T)$ . pada gambar 15.35 dioda  $D_1$  adalah untuk menghindari  $V_i < 0$ , karena logaritma bilangan negatif tidak ada. Keluaran OA2 haruslah negatif agar dialirkan arus  $I_{C2}$ . ini dijamin oleh dioda  $D_3$  dan  $D_2$ . kapasitor  $C_1$  dan  $C_2$  adalah untuk kompensasi frekuensi.



### 8.2.2 Penguat Antilog

Penguat antilog merupakan kebalikan dari penguat log, isyarat masukan adalah sebanding dengan logaritma dari pada isyarat keluaran. Rangkaian untuk penguat antilog adalah seperti pada Gambar 8.13.



Gambar 8.13 Penguat antilog

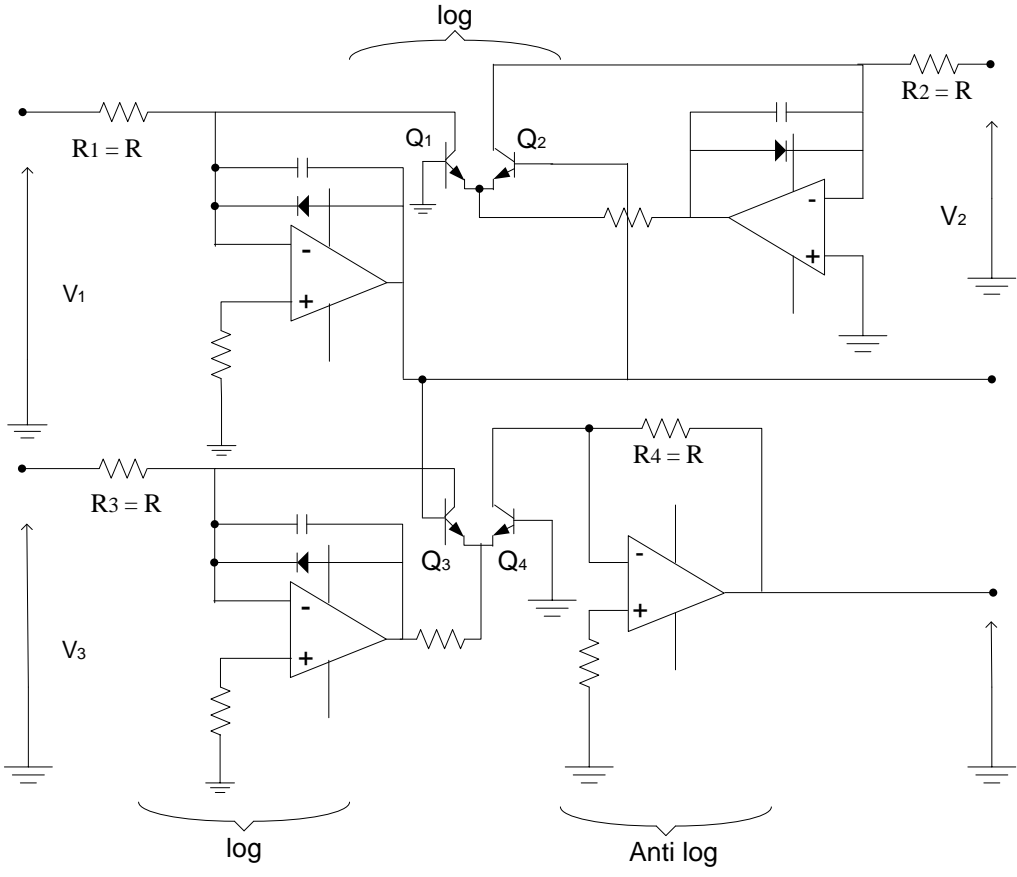
$$\begin{aligned}
 V_a &= \frac{R_1}{R + R} V_{in} = V_{BE}(Q_2) + V_{EB}(Q_1) \\
 &= \frac{kT}{q} \ln \frac{I_{C2}}{I_{S2}} - \frac{kT}{q} \ln \frac{I_{C1}}{I_{S1}} \\
 &= \frac{kT}{q} \ln \frac{I_{C2}}{I_{C1}}
 \end{aligned}$$

Bila kita anggap arus-arus saturasi  $I_{S1} = I_{S2}$ .

Akan tetapi

$$\begin{aligned}
 I_{C1} &= V_o \text{ dan } I_{C2} = \frac{V_{ref}}{R_3} \text{ maka} \\
 V_{in} &= \left( 1 + \frac{R_2}{R_1(T)} \right) \frac{kT}{q} \ln \left( \frac{V_{ref}}{R_3} \frac{R_4}{V_o} \right)
 \end{aligned}$$

Dengan menggunakan penguat log dan anti log kita dapat memperoleh isyarat keluaran yang merupakan hasil kali dan bagi untuk beberapa isyarat masukan. Rangkaian macam ini ditunjukkan pada Gambar 8.14.



Gambar 8.14 Penguat log dan anti log untuk mengalikan dan membagi.

Dapat ditunjukkan bahwa :

$$V_o = A \frac{V_1 V_3}{V_2}$$

$$V_o = V_{BE}(Q_2) - V_{BE}(Q_1)$$

$$= \frac{kT}{q} \left( \ln \frac{I_2}{I_C} - \ln \frac{I_1}{I_C} \right)$$

$$= \frac{kT}{q} \ln \frac{V_2 R_1}{R_2 V_1}$$

$$V_o = V_{BE}(Q_3) + V_{EB}(Q_4)$$

$$= \frac{kT}{q} \ln \frac{V_2}{V_1}$$

$$A \ln \frac{V_2}{V_1} = \frac{kT}{q} \ln \frac{V_3}{R_3 I_C} - \frac{kT}{q} \ln \frac{V_o}{R_4 I_C}$$

$$\frac{kT}{q} A \ln \frac{V_2}{V_1} = \frac{kT}{q} \left( \ln \frac{V_3}{R_3 I_{C3}} \frac{R_4 I_{C4}}{V_o} \right)$$

$$V_o = \frac{V_3 V_1}{V_2}$$

# **MODUL X**

## **SISTEM INSTRUMENTASI ELEKTRONIKA**

### **PENGOLAHAN ISYARAT DIGITAL TO ANALOG CONVERTER**

**Tujuan Instruksional Umum :**

Agar mahasiswa dapat memahami tentang Digital Analog converter

**Tujuan Instruksional Khusus :**

- Dapat menjelaskan tentang perubahan data analog
- Dapat menjelaskan bagian- bagian rangkaian DAC
- Dapat menjelaskan penurunan jenis-jenis DAC

**Buku Rujukan :**

- |                            |   |
|----------------------------|---|
| ▪ Rangan Sarma             | Instrumentation Devices and Sistem                          |
| ▪ W. Bolton                | Mechatronic   |
| ▪ <i>William D. Cooper</i> | <i>Electronic Instrumentation and Measurement Technique</i> |

#### **10.1 Perubahan Data Analog**

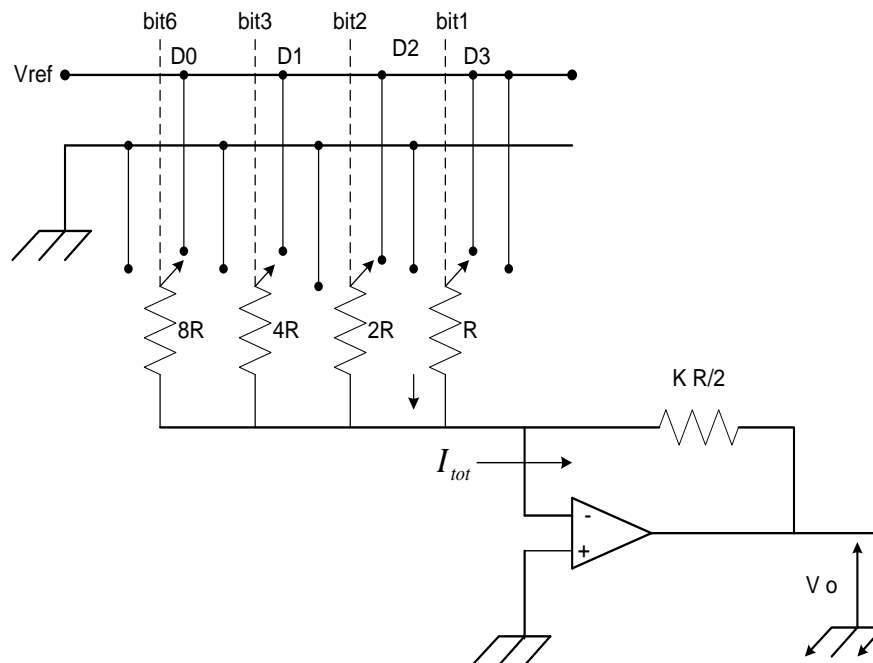
Bila kita ingin memproses dari transducer yang telah diperkuat ke dalam microcontroller atau mikroprosesor diperlukan isyarat analog ke bentuk digital yang hanya sesuai dengan besaran analog. Piranti yang digunakan untuk mengubah data analog ke digital disebut ADC (Analog to Digital Converter). Dan sebaliknya data dari digital jika ingin dirubah ke besaran analog diperlukan alat yang disebut DAC (Digital to Analog Converter).

Sebelum menjelaskan cara kerja ADC pada kuliah ini akan dibahas dulu cara kerja DAC terdapat beberapa cara kerja DAC adalah:

- ❖ Multiplying DAC;MDAC
- ❖ Internal refrence DAC
- ❖ Companding DAC

Dasar kerja dari pada semua DAC di atas adalah perubahan arus-arus yang disaklar oleh masing-masing bit pada masukan digital diubah mejadi tegangan dengan menggunakan suatu op-amp.

### Contoh DAC-4 bit sederhana



Gambar 10.1

$$I_{Tot} = \left( \frac{V_{ref}}{R} + \frac{V_{ref}}{2R} + \frac{V_{ref}}{4R} + \frac{V_{ref}}{8R} \right)$$

$$= \left( 1 + \frac{1}{2} + \frac{1}{4} + \frac{1}{8} \right) \frac{V_{ref}}{R}$$

$$V_o = K \frac{R}{2} I_{tot} = K \frac{V_{ref}}{2} \left( 1 + \frac{1}{2} + \frac{1}{4} + \frac{1}{8} \right)$$

$$V_o = KV_{ref} \left( \frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} \right)$$

$$V_o = KV_{ref} (2^{-1} + 2^{-2} + 2^{-3} + 2^{-4})$$

Tampak bahwa tegangan keluaran  $V_o$  adalah sebanding dengan  $V_{ref}$  dikalikan dengan nilai kode biner natural dari masukannya.

DAC dengan tegangan acuan  $V_{ref}$  di luar rangkaian, artinya tidak ada di dalam IC disebut multiplying (MDAC)

Soal :

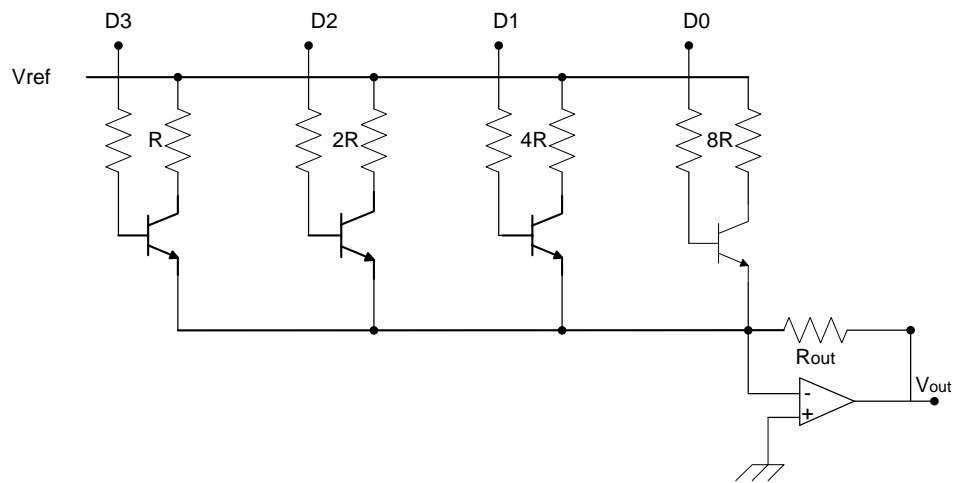
Diket  $V_{ref} = 5V$   $R = 5k\Omega$

$D_0, D_1, D_2, D_3$ , masing-masing urutan bit rendah ke bit tinggi

Tabel 10.1

No.	$D_3$	$D_2$	$D_1$	$D_0$	Arus keluaran Maksimum	Perbandingan
0	0	0	0	0	-----	0
1	0	0	0	1		.
2	0	0	1	0		.
3	0	0	1	1		.
4	0	1	0	0		
5	0	1	0	1		1/15
6	0	1	1	0		
7	0	1	1	1		
8	1	0	0	0		
9	1	0	0	1		
10	1	0	1	0		
11	1	0	1	1		
12	1	1	0	0		
13	1	1	0	1		
14	1	1	1	0		
15	1	1	1	1		

### Saklar arus



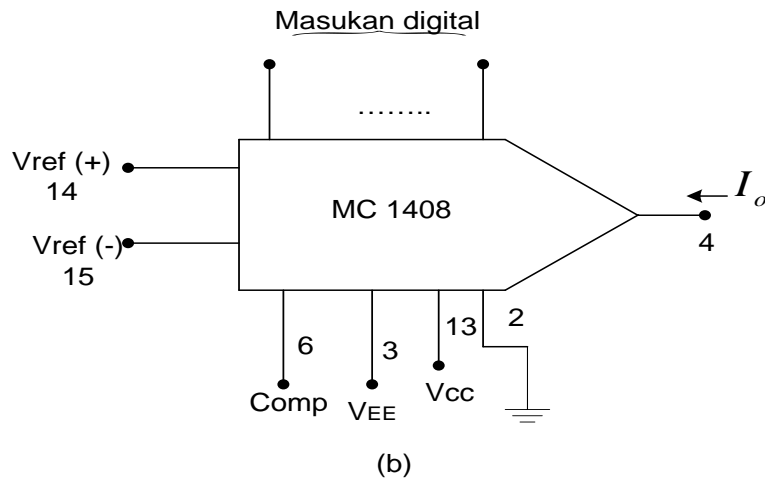
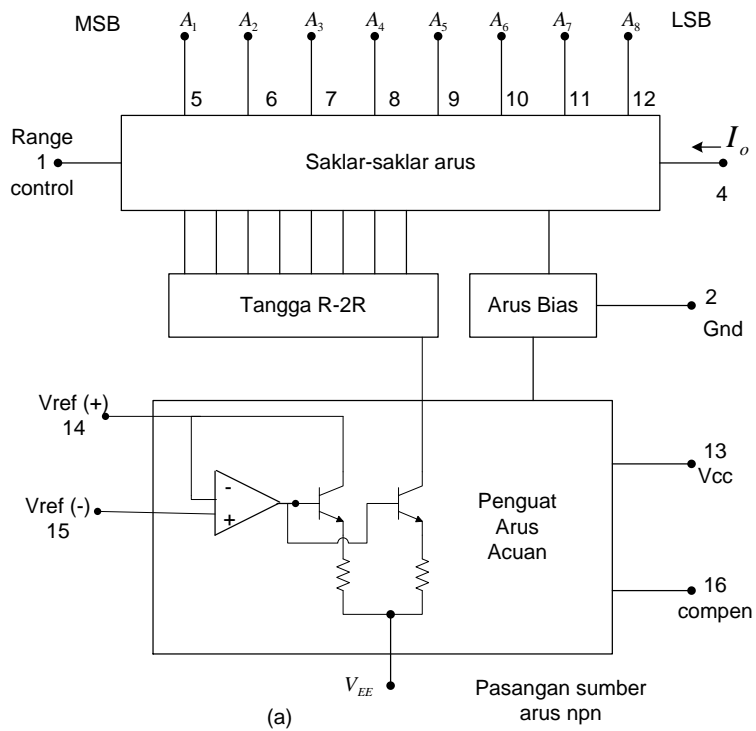
Gambar 10.2

Transistor di atas bisa dihidupkan (saturasi) apabila titik  $D_0$ ,  $D_1$ ,  $D_2$ ,  $D_3$ , diberi tegangan yang menghasilkan arus basis yang cukup membuat transistor saturasi sebaliknya jika  $D_0$ ,  $D_1$ ,  $D_2$ ,  $D_3$ , bertegangan nol maka transistor cut-off..

Pada masa kini orang telah membuat DAC dalam bentuk rangkaian terintegrasi (IC). Beberapa tipe yang banyak digunakan adalah MC 1408 buatan Motorolla, DAC-08 buatan Precision Monolithics dan AD 7522 buatan analog devices.

Ketiga DAC yang tersebut di atas adalah MDAC (multiplying DAC) dimana jaringan tangga R-2R serta saklar arus sudah ada dalam IC, sedang  $V_{ref}$  dan Op-amp ada diluar.

Sebagai contoh diagram fungsional DAC 8 bit MC 1408 ditunjukkan pada GB. 10.3 adalah dari multiplying DAC, dan perlu menggunakan tegangan acuan di luar IC.



Gambar 10.3 (a) Diagram fungsional MC 1408 (b) Simbol MC 1408

Pengkodean pada logika masukan menggunakan kode biner natural. Suatu arus acuan  $I_{ref} = 2 \text{ mA}$  akan menyebabkan arus keluaran skala penuh  $2 \text{ mA}$ . Arus keluaran ini bersifat menyedot waktu mapan DAC ini adalah  $300 \text{ ns}$  dan menggunakan catu daya  $+5 \text{ V}$  dan  $-15 \text{ V}$ . tegangan acuan dapat bipolar. Penggunaa DAC MC 1408 ditunjukkan pada gambar 10.4 .



Arus keluaran pada skala penuh adalah sama dengan arus acua Iref yaitu

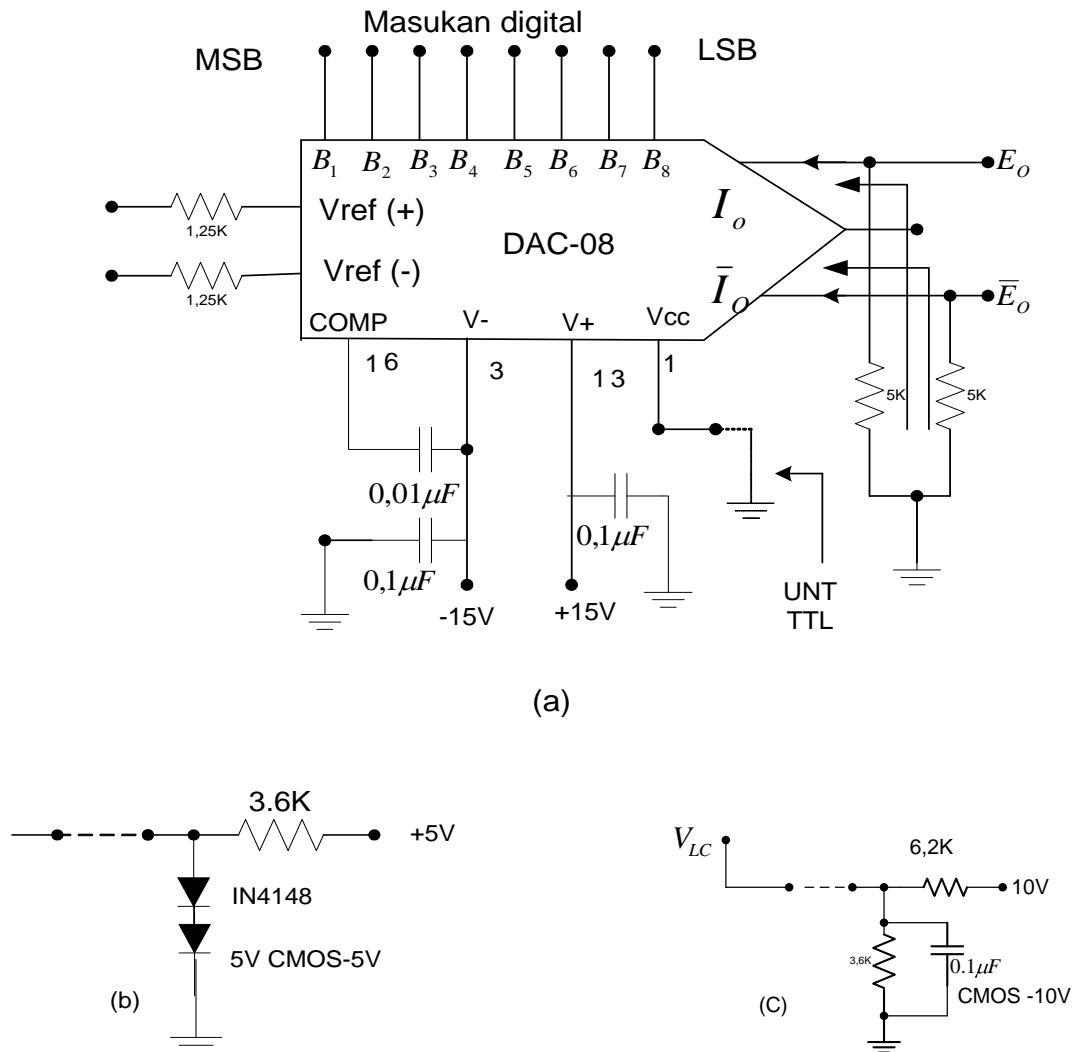
$$\frac{V_{ref}}{R} = 2 \text{ mA}$$

. Oleh penguat operasional arus keluaran lo diubah menjadi tegangan keluaran :

$$V_o = I_o R_f = +(2\text{mA})(5\text{k}\Omega) = +10 \text{ V (skala penuh) .}$$

Pada DAC-08 saklar arus digunakan untuk menghasilkan dua arus keluaran yang komplementer, yaitu  $I_o$  dan  $\overline{I_o}$ . Waktu setting untuk DAC-08 adalah amat cepat , yaitu 85 ns. Arus acuan adalah dari 0,1 mA hingga 4 mA. Catu daya adalah  $\pm 4,5 \text{ V}$  hingga  $\pm 18\text{V}$ . masukan logika dapat deprogram agar dapat bekerja untuk berbagai keluarga logika (TTL,CMOS ECL dsb).

Penggunaan DAC-08 dalam rangkaian ditunjukkan pada gb 10.4



Gambar 10.4

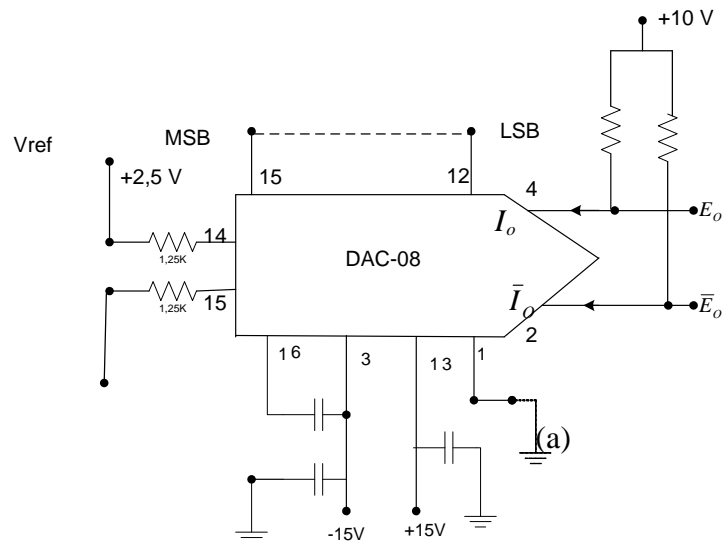
- (a) Rancangan DAC-08 dalam rangkaian untuk menghasilkan tegangan keluaran negatif.
- (b) Penyambungan  $V_{LC}$  untuk CMOS 5 V (c) penyambungan  $V_{LC}$  CMOS 10 V.

Pada gambar diatas impedansi masukan keluaran DAC adalah 5 kΩ bila diinginkan impedansi masukan keluaran yang rendah kita dapat memasang suatu buffer. Agar masukan digital bekerja untuk tingkat tegangan TTL, kaki  $V_{LC}$  harus dihubungkan langsung dengan pertanahan. Untuk hubungan dengan tingkat logika CMOS  $V_{LC}$  dihubungkan dengan tanah melalui rangkaian seperti ditunjukkan pada gambar 10.4 b

dan c. hubungan antara logika digital pada masukan tegangan keluaran analog pada gambar 10.5 ditunjukkan pada table 10.2.

Tabel 10.2

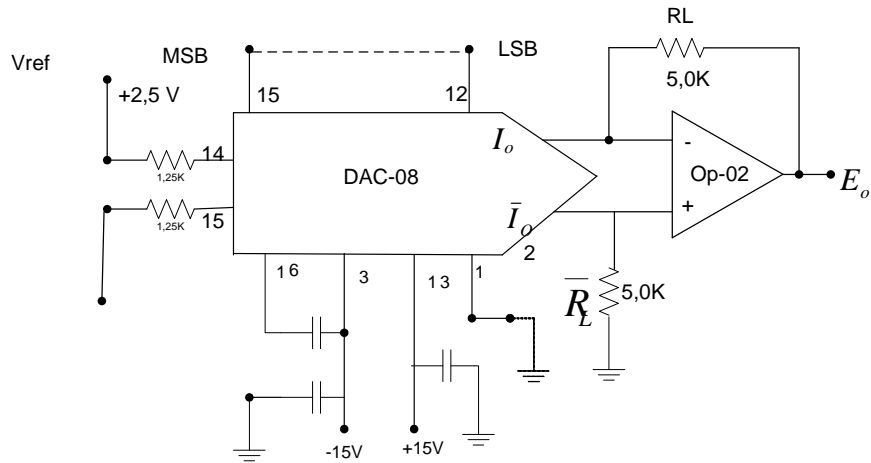
	B <sub>1</sub> B <sub>2</sub> B <sub>3</sub> B <sub>4</sub> B <sub>5</sub> B <sub>6</sub> B <sub>7</sub> B <sub>8</sub>	I <sub>o</sub> (mA)	$\bar{I}_o$ (mA)	E <sub>o</sub> (V)	$\bar{E}_o$ (V)
FS	1 1 1 1 1 1 1 1	1,992	0,000	-9,960	-0,000
FS-LB	1 1 1 1 1 1 1 0	1,984	0,008	-9,920	-0,040
½ FS+LB	1 0 0 0 0 0 0 1	1,008	0,984	-5,040	-4,960
½ FS	1 0 0 0 0 0 0 0	1,000	0,992	-5,000	-5,000
½ FS-LB	0 1 1 1 1 1 1 1	0,992	1,000	-4,960	-5,040
0+LSB	0 0 0 0 0 0 0 1	0,008	1,984	-0,040	-9,920
0	0 0 0 0 0 0 0 0	0,000	1,992	-0,000	-9,960



Gambar 10.5

Tabel 10.3

	B <sub>1</sub> .....B <sub>8</sub>	E <sub>o</sub> (mV)	$\bar{E}_o$ (mV)
+FS	1 1 1 1 1 1 1 1	-9,940	+10,000
+FS-LSB	1 1 1 1 1 1 1 0	-9,840	+9,920
0	1 0 0 0 0 0 0 0	0,000	+0,080
-FS+LSB	0 0 0 0 0 0 0 1	+9,920	-9,840
-FS	0 0 0 0 0 0 0 0	+10,000	-9,940



(b) Bila  $R_L$  dan  $\bar{R}_L$  dalam  $\pm 0,05\%$  keluaran akan simetrik thd GND

Gambar 10.6

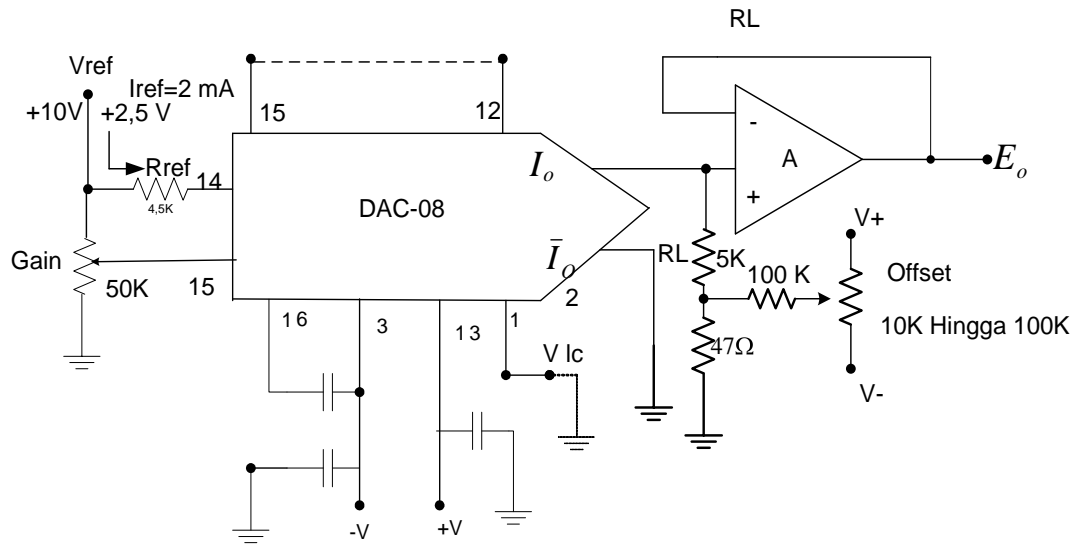
Tabel 10.4

	$B_1 \dots B_8$	$I_o$ (mA)	$\bar{I}_o$ (mA)	$E_o$ (V)
+FS	1 1 1 1 1 1 1 1	1,992	0,000	+9,960
+FS-LSB	1 1 1 1 1 1 1 0	1,984	0,008	+9,880
+0	1 0 0 0 0 0 0 0	1,000	0,992	+0,040
-0	0 1 1 1 1 1 1 1	0,992	1,000	-0,040
-FS+LSB	0 0 0 0 0 0 0 1	0,008	1,984	-9,880
-FS	0 0 0 0 0 0 0 0	0,000	1,992	-9,960

Gambar 10.5 Dua pemasangan DAC-08 untuk tegangan bipolar

- Biner natural
- Biner offset simetrik

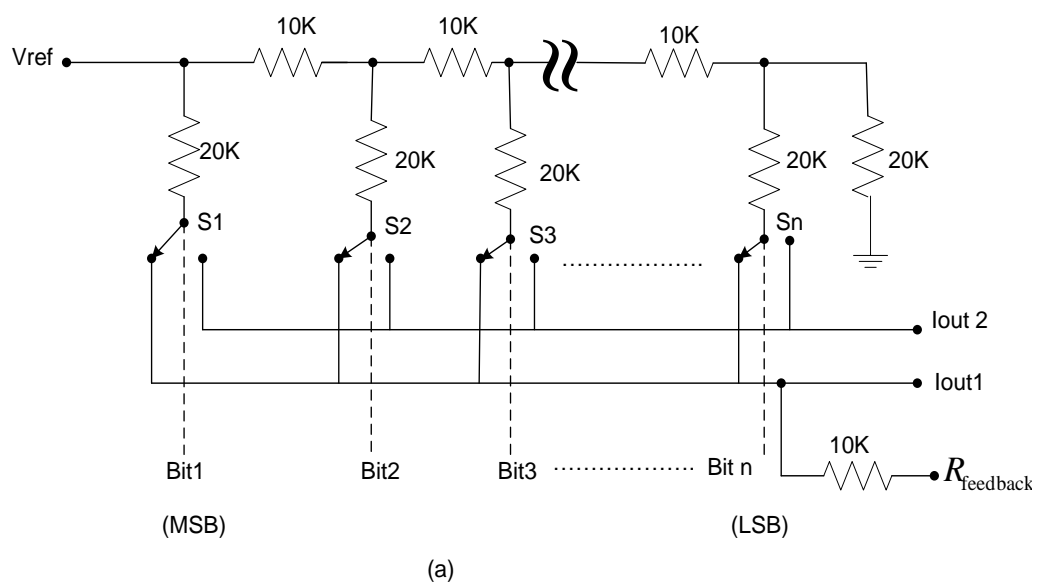
Satu teknik untuk mengatur gain dan affset untuk DAC-08 ditunjukkan pada gambar 10.6 .

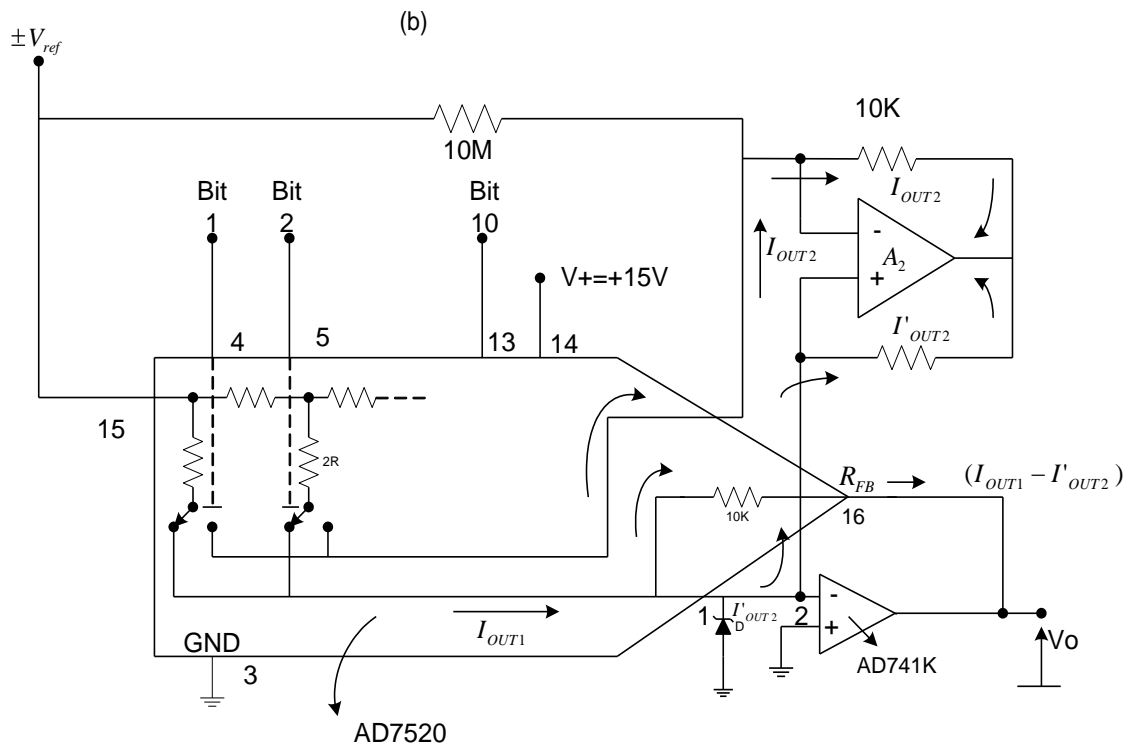
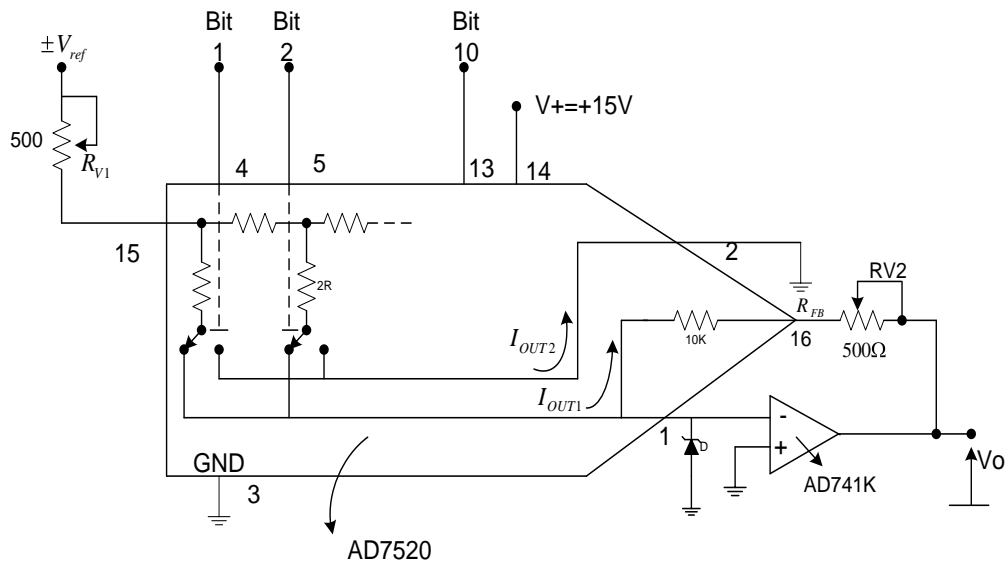


Gambar 10.7 Satu teknik untuk mengatur gain dan offset

Dari rangkaian diatas tegangan keluaran FS dapat diatur demikian pula titik OV pada tegangan keluaran .

Satu contoh lagi DAC adalah AD-7520 dan AD-7521 buatan analog devices . AD-7520 adalah DAC perkalian (MDAC) 8 bit sedangkan AD-7521 adalah 12 bit diagram fungsional AD-7520 dan AD-7521 adalah seperti gambar 10.7





(c)

Gambar 10 .8 Konverter D/A 8 bit AD-7520

(a) Diagram fungsional

(b) Rangkaian untuk menghasilkan tegangan unipolar.

(c) Rangkaian untuk menghasilkan tegangan bipolar.

Tampak bahwa AD-7520 dan AD-7521 hanya berisi jaringan tangga R-2R serta saklar-saklar arus. Di dalam chip AD-7520 disediakan hambatan  $10\text{ K}\Omega$  untuk digunakan mengubah arus menjadi tegangan melalui op-amp.

Dioda pada pada gb10.7 b dan c adalah dioda schottky yang digunakan untuk mencegah saklar mencantol (latching). Tegangan acuan  $V_{ref}$  dapat positif maupun negatif.

Untuk mendapat tegangan bipolar dapat digunakan rangkaian 10.7 (b) op-amp A2 digunakan sebagai cermin arus (current mirror) yang menyebabkan arus  $I_{out2}=I_{out1}$  diambil dari  $I_{out1}$ , sehingga arus yang mengalir melalui  $R_{FB}$  adalah sebesar  $(I_{out1} - I_{out2})$  akibatnya

$$V_O = -R_{FB}(I_{out1} - I_{out2})$$

bila masukan digital  $B_1, \dots, B_{10}$  semua nol, maka  $I_{out1}=0$  dan  $I_{out2}=I_{FS}$  dan

$$V_O = +V_{OFS} + V_{ref}$$

# MODUL XI & XII

## SISTEM INSTRUMENTASI ELEKTRONIKA

### PENGGUNAAN OP-AMP UNTUK FILTER AKTIF

#### Tujuan Instruksional Umum :

Agar mahasiswa dapat memahami tentang penggunaan Op-Amp untuk filter aktif

#### Tujuan Instruksional Khusus :

- Dapat menjelaskan tentang filter aktif
- Dapat menjelaskan cara kerja dari beberapa filter aktif

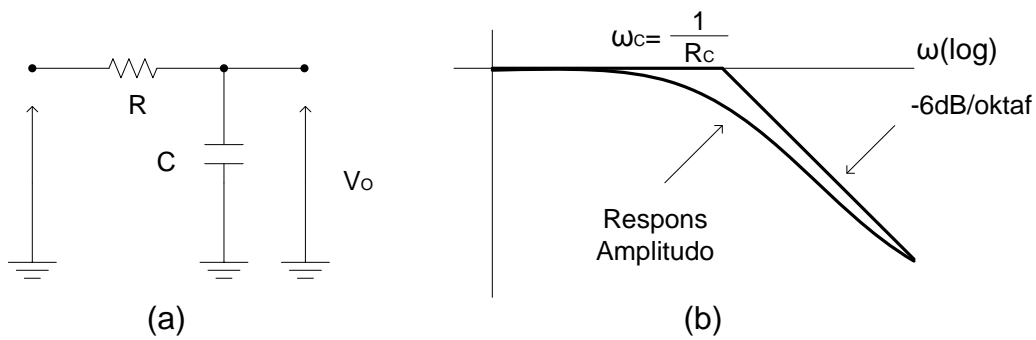
#### Buku Rujukan :

- Rangan Sarma : Instrumentasi Devices And Sistem
- W. Bolton : Mechatronic
- William D.Cooper : Electronic Instrumentasi And Measurement Techniques

#### 11.1 Penggunaan op-amp untuk filter aktif

Filter adalah rangkaian elektronik yang dirancang untuk meneruskan isyarat sinusoidal dalam daerah frekuensi tertentu. Kita telah membahas rangkaian filter RC pada bab sebelumnya, yaitu filter lolos rendah dan filter lolos tinggi. Filter RC semacam ini disebut filter pasif oleh karena tidak menggunakan komponen aktif. Gambar 11.10 a menunjukkan rangkaian filter RC pasif, dan plot Bode serta respons amplitudonya ditunjukkan pada Gambar 11.10 b. Tampak bahwa plot Bode untuk filter ini mempunyai kemiringan 6 dB/oktaf. Filter semacam ini disebut filter orde satu. Filter orde dua mempunyai kemiringan 12 dB/oktaf, sehingga lebih mampu memisahkan daerah frekuensi. Kita dapat membuat filter orde dua pasif dengan menggunakan induktor dan kapasitor.



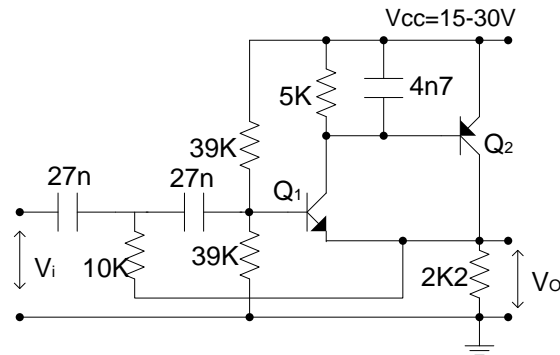


Gambar 11.10 (a) Filter RC lolos rendah.

(b) Plot Bode dan respons amplitudonya.

Untuk daerah frekuensi tinggi tidak diperlukan filter di atas orde dua, sedangkan pada frekuensi tinggi nilai induktansi yang diperlukan juga kecil, sehingga ukuran induktor cukup kecil. Akibatnya untuk frekuensi tinggi orang menggunakan filter orde dua LC pasif. Pada daerah frekuensi rendah pemisahan daerah frekuensi haruslah tajam, sehingga diperlukan faktor orde tinggi. Untuk daerah frekuensi rendah filter orde dua LC memerlukan nilai induktansi L yang besar, sehingga ukuran induktor juga besar. Filter LC pasif sering digunakan untuk rangkaian cross-over, yaitu untuk memisahkan frekuensi rendah, tengah, dan tinggi pada keluaran penguat daya audio, agar masing-masing dapat membunyikan pengeras suara yang sesuai untuk daerah operasinya.

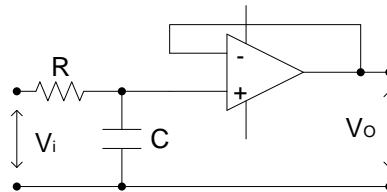
Untuk pengolahan data pada frekuensi audio seperti dilakukan dalam pemrosesan seismik pada geofisika, komunikasi telepon, untuk suara dan data, alat-alat pembantu komputer, lampu disk, detektor peka fasa, dan sebagainya sering diperlukan filter orde tinggi pada daerah frekuensi rendah. Untuk ini digunakan filter aktif, yaitu filter yang menggunakan komponen aktif seperti transistor atau op-amp. Kita telah membahas filter aktif diskrit yang menggunakan transistor pada bab umpan balik. Suatu rangkaian filter aktif diskrit ditunjukkan pada Gambar 11.11. dengan menggunakan op-amp kita dapat membuat filter aktif orde tinggi dengan lebih baik, yaitu lebih mendekati spesifikasi dan teori.



Gambar 11.11 Filter aktif diskrit lolos tinggi orde dua dengan frekuensi penjuru 417 Hz.

### 11.1.1 Filter aktif orde satu

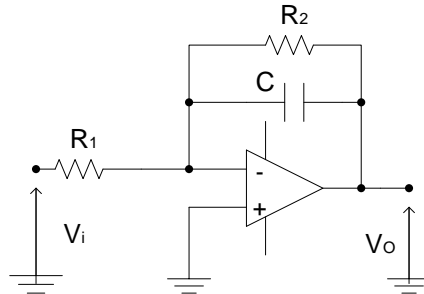
Kita dapat membuat filter orde satu dengan memasang suatu filter pasif RC orde satu diikuti dengan suatu rangkaian penyangga (buffer) menggunakan op-amp (Gambar 11.12).



Gambar 11.12 Rangkaian filter orde satu.

Oleh karena penyangga op-amp mempunyai impedansi masukan sangat tinggi dan impedansi keluaran amat rendah, maka beberapa rangkaian di atas dapat digandengkan membentuk filter orde lebih tinggi. Tanpa menggunakan op-amp bila beberapa rangkaian RC digandengkan seri, maka rangkaian berikutnya akan membebani rangkaian sebelumnya. Dikatakan terjadi interaksi antara tahapan rangkaian. Dengan menggunakan op-amp maka interaksi seperti ini tidak terjadi.

Cara kedua untuk memperoleh filter orde pertama adalah dengan rangkaian seperti pada Gambar 11.13.



Gambar 11.13 Filter aktif orde satu.

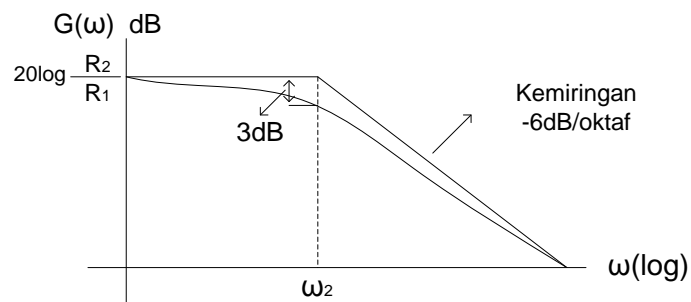
Fungsi transfer untuk filter ini adalah :

$$G(\omega) = \frac{V_o}{V_i} = \frac{R_2 // \frac{1}{j\omega C}}{R_1}$$

$$= \frac{\omega_1}{j\omega + \omega_2}$$

Dengan  $\omega_1 = \frac{1}{R_1 C}$  dan  $\omega_2 = \frac{1}{R_2 C}$

Frekuensi sudut  $\omega_2$  membentuk suatu pole, sehingga kita peroleh plot Bode seperti pada Gambar 11.14.

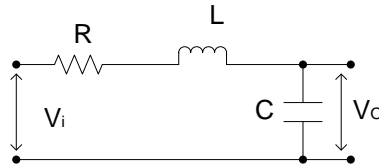


Gambar 11.14 Plot Bode untuk filter lolos rendah Gambar 11.13.

Tampak bahwa pada filter ini terjadi penguatan isyarat.

### 11.1.2 Filter orde dua RLC

Kita dapat membuat filter pasif orde dua dengan menggunakan R, L, dan C, seperti ditunjukkan pada Gambar 11.15.



Gambar 11.15 Filter RLC lolos rendah.

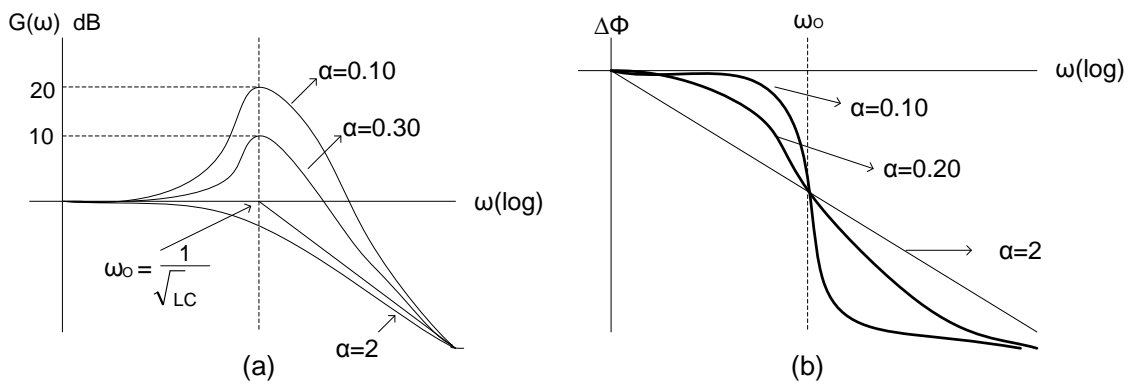
Fungsi transfer :

$$\begin{aligned}\bar{G}(\omega) &= \frac{\bar{V}_o}{V_i} = \frac{1}{j\omega C} \frac{1}{R + j\omega L + \frac{1}{j\omega C}} \\ &= \frac{1}{j\omega RC + (j\omega)^2 LC + 1}\end{aligned}$$

atau  $\bar{G}(\omega) = G(\omega) = \frac{\omega_o^2}{(j\omega)^2 + \alpha(j\omega)\omega_o + \omega_o^2}$

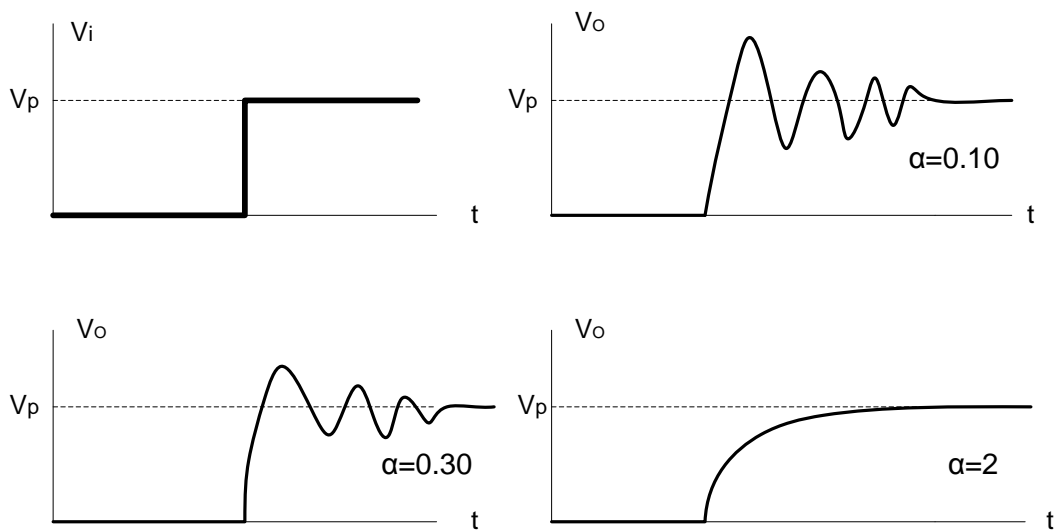
dengan  $\omega_o^2 = \frac{1}{LC}$  dan  $\alpha = R\sqrt{\frac{L}{C}}$

Bila kita lukis  $G(\omega) = |\bar{G}(\omega)|$  dan  $\phi_o - \phi_1$  kita akan peroleh grafik seperti pada Gambar 11.16.



Gambar 11.16 Respon frekuensi filter RLC lolos rendah  
 (a) Respon amplitudo (b) Respon fasa.

Bila untuk berbagai harga  $\alpha$  rangkaian diberi isyarat masukan berbentuk tingkap, maka kita akan dapatkan bentuk-bentuk keluaran seperti pada Gambar 11.17.



Gambar 11.17 Isyarat masukan bentuk tingkap, dan isyarat keluaran untuk berbagai harga  $\alpha$ .

Tampak bahwa dengan adanya perubahan mendadak pada masukan, terjadi isyarat keluaran berbenruk osilasi teredam. Makin besar  $\alpha$  makin kuat redaman, dan pada  $\alpha = 1$  terjadi redaman kritis. Oleh sebab itu tetapan

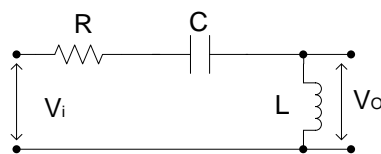
$$\alpha = \sqrt{\frac{L}{C}} \text{ disebut faktor redaman.}$$

Faktor redaman ada hubungannya dengan faktor kualitas  $Q$  dari pada rangkaian resonansi. Untuk rangkaian RLC seri maka :

$$Q = \frac{\omega_o L}{R} = \frac{L}{R\sqrt{LC}} = \frac{1}{R} \sqrt{\frac{L}{C}} = \frac{1}{\alpha} \quad (2)$$

Jadi rangkaian filter RLC dengan  $\alpha = 2$  atau  $Q = 0.5$  teredam kritis, dengan  $Q > 0.5$  teredam kurang (under damped), dan  $Q < 0.5$  teredam lebih (over damped).

Filter RLC lolos tinggi orde dua dapat kita peroleh dengan rangkaian seperti pada Gambar 11.18.



Gambar 11.18 Filter RLC lolos tinggi.

Fungsi transfer :

$$G(\omega) = \frac{V_o}{V_i} = \frac{j\omega L}{R + \frac{1}{j\omega C} + j\omega L}$$

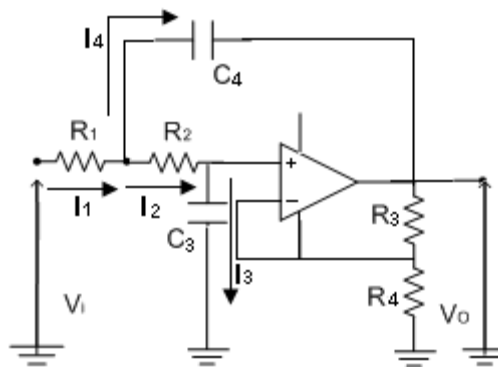
$$\text{Atau} \quad \bar{G}(\omega) = \frac{(j\omega)^2}{(j\omega)^2 + \alpha\omega_o(j\omega) + \omega_o^2} \quad (3)$$

dengan  $\alpha$  adalah faktor redaman. Respons amplitudo  $G(\omega)$  akan naik dengan kemiringan 12 dB/oktaf hingga  $\omega = \omega_o = \frac{1}{\sqrt{LC}}$ , dan kemudian menjadi horisontal. Dekat frekuensi  $\omega = \omega_o$  bentuknya bergantung pada faktor redaman  $\alpha$ .

Filter aktif orde tinggi dibentuk dari filter orde dua dan orde satu. Filter dua dasar yang sering digunakan adalah filter Butterworth dengan  $\alpha = \sqrt{2} = 1.414$ . Orang juga sering menggunakan filter Bessel dengan faktor redaman  $\alpha = 1.73$ . Suatu filter yang pada daerah lolos mempunyai kemiringan lebih curam dari pada filter Butterworth adalah filter Tschebyscheff, namun filter ini mempunyai puncak-puncak pada respons frekuensinya.

### 11.1.3 Filter aktif lolos rendah Sallen-Key

Suatu bentuk filter aktif lolos rendah yang sering digunakan orang adalah seperti yang dilukiskan pada gambar 11.19.



Gambar 11.19. Filter aktif Sallen-Key

Rangkaian di atas dikenal sebagai filter aktif VCVS (Voltage Controlled Voltage Source), atau lebih dikenal sebagai filter Sallen-Key.

Untuk menganalisa rangkaian di atas kita gunakan dua sifat p-amp yaitu bahwa kedua masukan terhubung singkat virtual, dan impedansi masukan differensial amat tinggi.

Oleh sebab itu,

$$I_2 = I_3 \text{ dan } V_B = \frac{R_4}{R_3+R_4} V_0 = \frac{V_0}{G} \dots\dots\dots(4)$$

Dengan G adalah penguatan loop tertutup.

Selanjutnya hukum kirchoff pada A

$$i_2 = i_4 + i_1$$

$$i_1 = \frac{v_1 - v_A}{R_1}$$

$$v_a = i_2 \left( R_2 + \frac{1}{j\omega C_4} \right) \dots\dots\dots(5)$$

$$i_2 = i_3 = \frac{v_0}{G} j\omega C_4$$

$$i_4 = j\omega C_4 (v_B - v_A)$$

Dari persamaan (4) dan (5), kita memperoleh fungsi transfer

$$\bar{G} \frac{V_0}{V_1} = \frac{G\omega_0^2}{\omega^2 + j\alpha\omega_0\omega + \omega_0^2} \dots\dots\dots(6)$$

dengan

$$\alpha\omega_0 = \frac{1}{R_1 // R_2 C_3} + \frac{1-G}{R_2 C_4}$$

$$\text{dan } \omega_0^2 = \frac{1}{R_1 R_2 C_3 C_4} \dots\dots\dots(7)$$

ada dua pilihan yang biasa digunakan orang, yaitu  $G = 1$  (*unity gain*) atau  $R_1 = R_2$  dan  $C_3 = C_4$  (komponen sama). Untuk kasus *unity gain*, kita buat  $R_1 = R_2 = R$  maka persamaan (6)

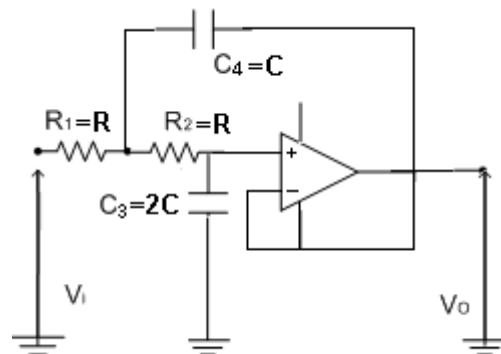
$$\alpha\omega_0 = \frac{\alpha}{\sqrt{R^2 C_3 C_4}} = \frac{2}{RC_3}$$

Untuk filter Butterworth  $\alpha = \sqrt{2}$  maka kita akan dapatkan

$$C_3 = 2 C_4$$

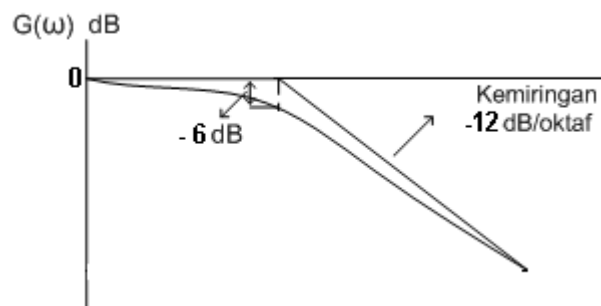


Rangkaian filter kita menjadi seperti ditunjukkan gambar 11.20.



Gambar 11.20 filter aktif lolos rendah Sallen-Key dengan penguatan satu dan respons butterworth.

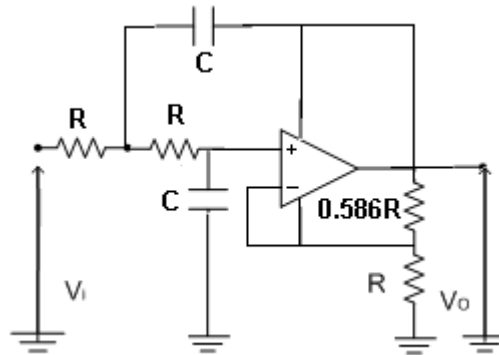
Frekuensi penjurus  $\omega_0 = \frac{1}{\sqrt{2}RC}$  dan bentuk respons amplitudonya adalah seperti pada gambar 11.21.



Gambar 11.21. Respons filter aktif Butterworth orde dua

Kita juga dapat merancang filter aktif Sallen-Key dengan komponen sama yaitu  $R_1 = R_2$  dan  $C_3 = C_4$ . Dari persamaan (6) dan (7) kita akan dapatkan bahwa  $G = 3 - \sqrt{2} = 1,586$ .

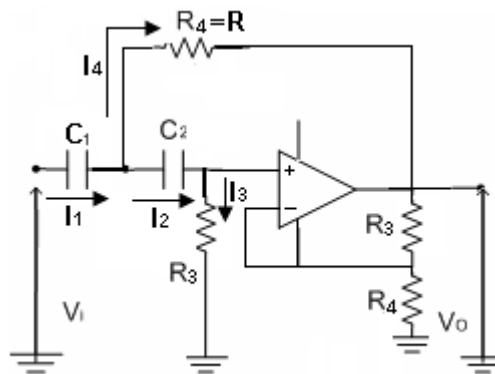
Dalam hal ini frekuensi penjurus  $\omega_0 = \frac{1}{RC}$  dan rangkaian yang harus digunakan adalah seperti gambar 11.22.



Gambar 11.22. Filter aktif lolos rendah Sallen-Key dengan komponen sama, dan respons butterworth.

#### 11.1.4 Filter aktif lolos tinggi Sallen-Key

Rangkaian untuk filter aktif Sallen-Key lolos tinggi adalah seperti ditunjukkan pada gambar 11.23.



Gambar 11.23 Filter aktif Sallen-Key lolos tinggi

Untuk filter aktif orde dua bentuk umum dari fungsi transfer adalah :

$$\bar{G}(\omega) = \frac{V_0}{V_1} = \frac{G\omega_0^2}{\omega^2 + j\alpha\omega_0\omega + \omega_0^2}$$

Bila kita gunakan analisis seperti gambar 11.19 kita akan peroleh :

$$\omega_0^2 = \frac{1}{R_3 R_4 C_1 C_2}$$

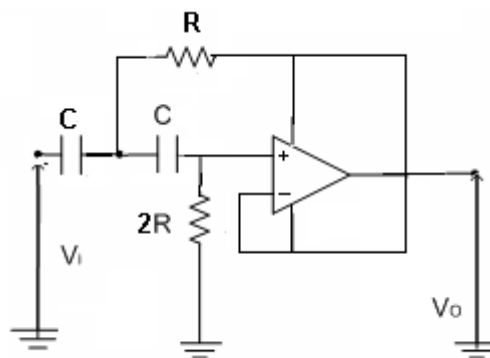
$$\alpha \omega_0 = \frac{-G}{R_3 C_1} + \frac{1}{R_4} \left( \frac{1}{C_1} + \frac{1}{C_2} \right)$$

$$G = 1 + \frac{R_5}{R_6}$$

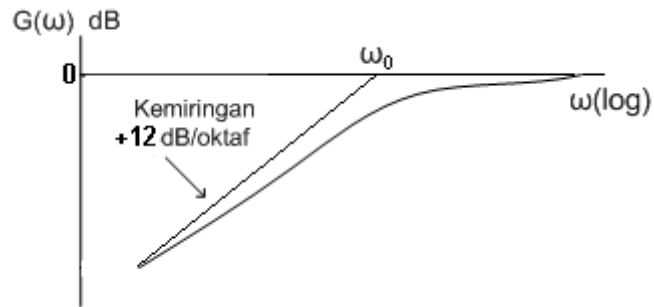
Kita dapat pilih apakah  $G = 1$  (*unity gain*) atau  $C_1 = C_2$  dan  $R_3 = R_4$  (komponen sama). Bila kita gunakan  $G = 1$  serta  $R_3 = R_4$  maka untuk filter Butterworth dari persamaan (8) dan (9) akan kita peroleh syarat bahwa  $R_3 = 2 R_4$ . Frekuensi penjurus untuk filter ini adalah :

$$\omega_0 = \frac{1}{\sqrt{2RC}}$$

Rangkaian dan respons amplitud filter ini ditunjukkan pada gambar 11.24. Bandingkan rangkaian ini dengan rangkaian diskrit pada gambar 11.11.



(a)

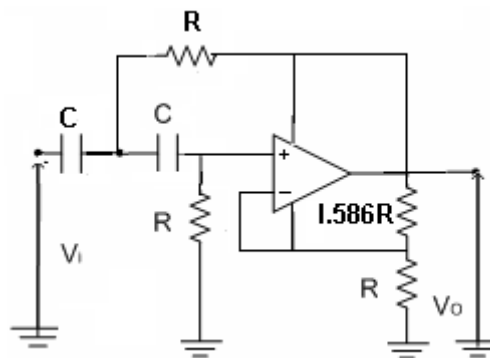


(b)

Gambar 11.24 (a) filter aktif lolos rendah Sallen-Key dengan penguatan satu dan respons butterworth

(b) Plot Bode dan respon amplitude.

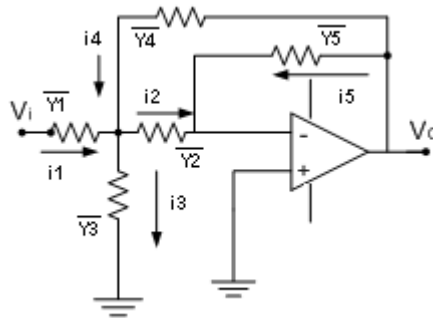
Jika diinginkan agar  $C_1 = C_2$  dan  $R_3 = R_4$  maka dengan menggunakan persamaan (8) dan (9) dapat diperoleh bahwa  $G = 1,586$ , sehingga digunakan rangkaian seperti pada gambar 11.25.



Gambar 11.25. Filter aktif lolos tinggi Sallen-Key dengan komponen sama, dan respons butterworth.

### 11.1.5 Filter aktif umpan balik ganda

Suatu rangkaian filter aktif umpan balik ganda (*multiple feedback*) ditunjukkan pada gambar 11.26.



Gambar 11.26 Bentuk umum rangkaian filter aktif umpan balik ganda.

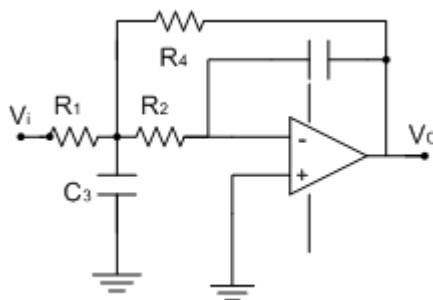
Dengan menggunakan hukum Kirchoff untuk arus pada titik A. mengabaikan arus yang masuk ke dalam inverting, serta bahwa titik B ada pada tanah virtual, kita peroleh fungsi transfer kompleks

$$G = - \frac{\bar{y}_1 \bar{y}_2}{\bar{y}_2 \bar{y}_4 + \bar{y}_5 (\bar{y}_1 + \bar{y}_2 + \bar{y}_3 + \bar{y}_4)} \dots \dots \dots (10)$$

Dengan  $\bar{y}_1, \bar{y}_2$  dan sebagainya adalah admintansi kompleks.

Rangkaian umum filter umpan balik ganda ini dapat dibuat agar berfungsi sebagai filter lolos rendah, filter lolos tinggi dan filter lolos pita (*band pass*)

Rangkaian untuk filter lolos rendah adalah seperti pada gambar 11.27.



Gambar 11.27 Filter aktif lolos rendah dengan umpan balik ganda.

Bila kita bandingkan dengan gambar 11.27 kita peroleh nilai-nilai admitansi :

$$y_1 = \frac{1}{R_1}, y_2 = \frac{1}{R_2}, y_3 = j\omega C_3, y_4 = \frac{1}{R_4} \text{ dan } y_5 = j\omega C_5$$

Fungsi transfer rangkaian ini dapat diperoleh dari persamaan (10) menjadi :

$$\bar{G}(\omega) = \frac{1}{R_1 R_2 C_3 C_5} \left[ j\omega + j\omega \left( \frac{1}{R_1 // R_2 // R_4} \right) C_5 + \left( \frac{1}{R_2 R_4 C_3 C_5} \right) \right]$$

Bentuk umum fungsi transfer filter lolos rendah orde dua dengan penguatan G adalah :

$$\bar{G}(\omega) = \frac{G\omega_0^2}{j\omega + j\alpha\omega_0\omega + \omega^2}$$

Bila kita bandingkan persamaan 11.11 dengan persamaan 11.12 kita peroleh

$$G\omega_0 = -\frac{1}{R_1 R_2 C_3 C_5}$$

$$\omega_0^2 = \frac{1}{R_2 R_4 C_3 C_5} \dots\dots\dots(13)$$

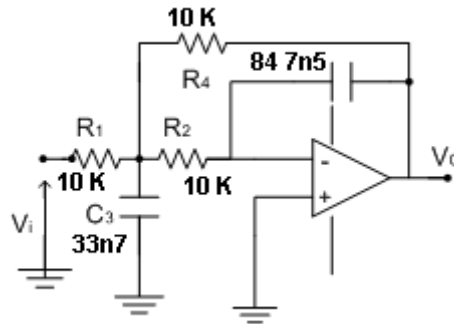
$$\alpha\omega_0 = \left( \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_4} \right) \frac{1}{C_5} = \frac{1}{R_1 // R_2 // R_4 C_5}$$

$$G = -\frac{R_4}{R_2}$$

Untuk filter dengan penguatan satu, kita gunakan R2 = R4. Agar mudah, kita gunakan R1 = R2 = R4 dan C3 = C. Untuk filter Butterworth  $\alpha = \sqrt{2}$ , maka persamaan (13) menjadi

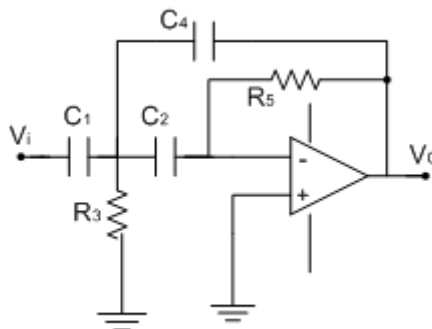
$$C_5 = \frac{9}{2} C_3 \text{ dan } \omega_0 = \frac{1}{\sqrt{4.5RC}}$$

Gambar 11.28 menunjukkan rangkaian suatu filter umpan balik ganda dengan frekuensi penjuru 500 Hz.



Gambar 11.28 Filter umpan balik ganda lolos rendah dengan frekuensi penjuru 400 Hz (respons Butterworth)

Rangkaian filter aktif umpan balik ganda *lolos tinggi* adalah seperti pada gambar 11.29



Gambar 11.29 Filter umpan balik ganda lolos tinggi

Bila kita bandingkan dengan gambar 11.26 kita peroleh :

$$y_1 = j\omega C_1, \quad y_2 = j\omega C_2, \quad y_3 = \frac{1}{R_3}, \quad y_4 = j\omega C_4 \quad \text{dan} \quad y_5 = \frac{1}{R_5}$$

Fungsi transfer rangkaian ini dapat diperoleh dari persamaan (10) menjadi :

$$\bar{G}(\omega) = \frac{j\omega \frac{C_1}{C_4}}{j\omega + j\omega \left( \frac{C_1 + C_2 + C_4}{R_5 C_2 C_4} \right) + \left( \frac{1}{R_3 R_5 C_2 C_4} \right)} \dots\dots\dots(14)$$

Bentuk umum fungsi transfer filter orde dua dengan penguatan G adalah :

$$\bar{G}(\omega) = \frac{G\omega_0^2}{(\omega^2 + j\alpha\omega_0\omega + \omega_0^2)}$$

Sehingga untuk filter kita

$$G = \frac{C_1}{C_4}$$

$$\alpha\omega_0 = \frac{C_1 + C_2 + C_4}{R_5 C_2 C_4}$$

$$\omega_0^2 = \frac{1}{R_3 R_5 C_2 C_4}$$

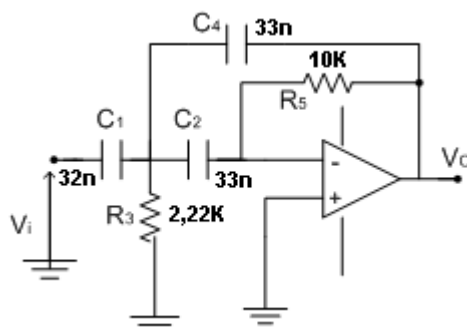
Bila digunakan  $C_1 = C_2 = C_4 = C$  dan respon Butterworth maka

$$R_5 = \frac{9}{2} R_3$$

Frekuensi penjur

$$\omega_0 = \frac{1}{\sqrt{4.5 R_3 C}}$$

Pada gambar 11.30 menunjukkan suatu filter umpan balik ganda lolos tinggi dengan respons Butterworth, dan frekuensi penjur  $f_0 = 1$  kHz.



Gambar 11.30 Filter aktif umpan balik ganda lolos tinggi untuk respon Butterworth



## MODUL XIII

### SISTEM INSTRUMENTASI ELEKTRONIKA

### PENGOLAH ISYARAT (SINYAL)

#### Tujuan Instruksional Umum :

Agar mahasiswa dapat memahami tentang pengolahan isyarat analog menjadi isyarat digital

#### Tujuan Instruksional Khusus :

- Dapat menjelaskan tentang perubahan data analog ke digital
- Dapat menjelaskan cara kerja perubahan analog ke digital secara elektronik

#### Buku Rujukan :

- Rangan Sarma : Instrumentasi Devices And Sistem
- W. Bolton : Mechatronic
- William D.Cooper : Electronic Instrumentasi And Measurement Techniques

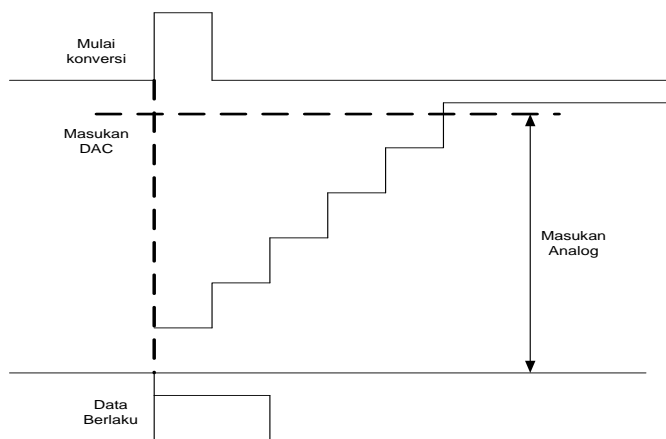
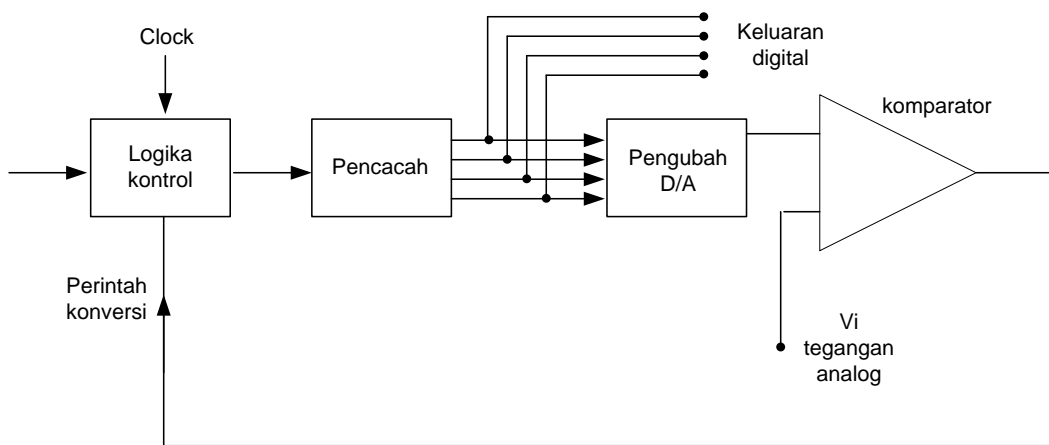
Pada bagian ini kita akan membahas bagaimana isyarat analog menjadi digital yang dapat diproses oleh computer. Jadi peristiwa yang akan kita bahas ini kebalikan dari peristiwa sebelumnya. Yaitu pengubah digital ke analog (pengubah D/A). pada pengubah D/A data dari memori dikeluarkan dan diubah menjadi analog. Pada pengubah analog ke digital, data analog seperti misalnya tegangan DC yang menyatakan suhu, tekanan, arah angin diubah menjadi isyarat digital yang dapat disimpan dalam memori untuk diproses.

Ada beberapa macam cara yang digunakan orang untuk mengubah isyarat analog ke isyarat digital. Pengubah analog menjadi digital (Analog to digital converter – ADC) biasanya diartikan sebagai piranti yang mengubah tegangan masukan analog menjadi isyarat digital paralel. Disamping ini ada piranti yang mengubah masukan analog menjadi pulsa-pulsa digital seri periodic. Piranti ini disebut pengubah tegangan ke frekuensi (Voltage to Frequency Converter – VFC).

Ada beberapa macam A/D yang digunakan orang pada masa ini. Yaitu pengubah A/D Ramp, pengubah A/D dual slope, pengubah A/D Successive Approximation (Aproksimasi berurutan) dan A/D parallel pengubah A/D flash.

### 13.1 Pengubah A/D ramp atau pengubah A/D pencacah.

Pengubah A/D pencacah (counter type ADC) atau sering dikenal sebagai pengubah A/D ramp menggunakan feedback yang mengandung satu pengubah D/A dan pencacah. Sistem pengubah A/D ini ditunjukkan pada gambar 13.1



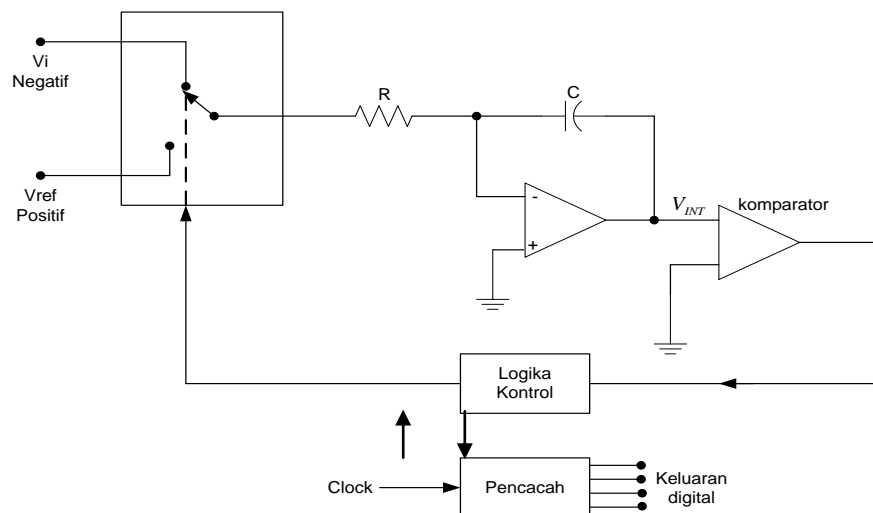
Gambar 13.1

Begitu ada perintah mulai konversi maka pencacah dibuat reset, sehingga keluaran pengubah D/A menjadi nol. Selanjutnya keluaran D/A dibandingkan masukan analog. Selama  $V_{in} > V_{DAC}$  keluaran komparator tetap tinggi sehingga pencacah terus bekerja. Setelah pengeluaran D/A lebih tinggi dari masukan analog, maka keluaran komparator menjadi rendah, dan pencacah dibuat berhenti mencacah. Keluaran pencacah menyatakan kode digital amat panjang, yaitu  $2n$  perioda clock. Untuk konversi 10 bit diperlukan  $2^8 = 1024$  perioda clock. Keuntungan adalah rangkaian sederhana.

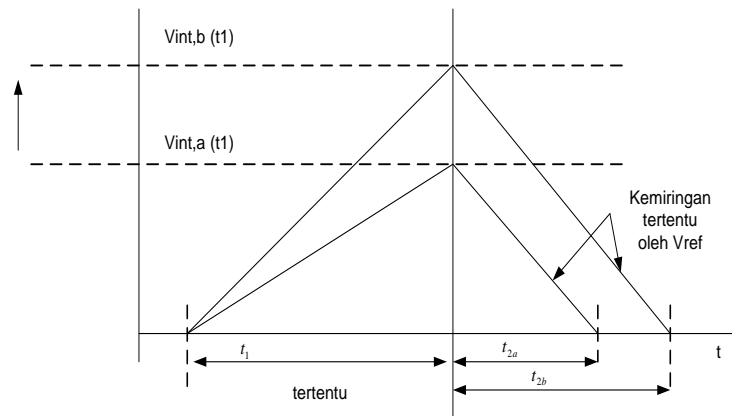
Suatu modifikasi dari pengubah A/D pencacah adalah yang disebut pengubah A/D pelacakan (Tracking ADC), yang juga dikenal sebagai pengubah A/D servo. Pada pengubah A/D ini digunakan pencacah naik turun (Up-Down Counter). Dengan tambahan sedikit rangkaian logika ADC ini dapat mengikuti atau melacak masukan analog yang berubah.

### 13.2 Pengubah A/D Integrasi

pengubah A/D Integrasi (Integrasi ADC) menggunakan integrator op-amp seperti ditunjukkan gambar



(a) Diagram blok



(b) Diagram timing  
Gambar 13.2

Sistem ini mempunyai dua selang waktu, yaitu  $t_1$  dan  $t_2$ . selang waktu  $t_1$  mempunyai panjang tertentu. Dalam selang waktu ini isyarat masukan dihubungkan dengan saklar  $S_1$ , yang membuat keluaran integrator  $V_{INT}$  menjadi positif. Nilai tegangan  $V_{INT}$  yang dicapai pada akhir selang  $t_1$  bergantung pada nilai tegangan masukan  $V_{in}$  bila  $V_{in}(t_1)$  akan besar pula.

Dalam waktu  $t_2$  tegangan masukan  $V_{in}$  dilepas dan  $S_1$  dihubungkan dengan  $V_{ref}$  (positif) akibatnya tegangan keluaran  $V_{INT}$  akan turun dengan kemiringan tertentu (ditentukan oleh  $\frac{V_{ref}}{RC}$ ). Bila  $V_{INT}$  mencapai harga nol maka komparator akan berbalik keadaan dan  $t_2$  akan berakhir.

Selang waktu  $t_1$  dan  $t_2$  adalah selang waktu yang dapat diukur dengan menggunakan suatu pencacah dapat ditunjukkan bahwa

$$V_{in} = V_{ref} \frac{t_2}{t_1}$$

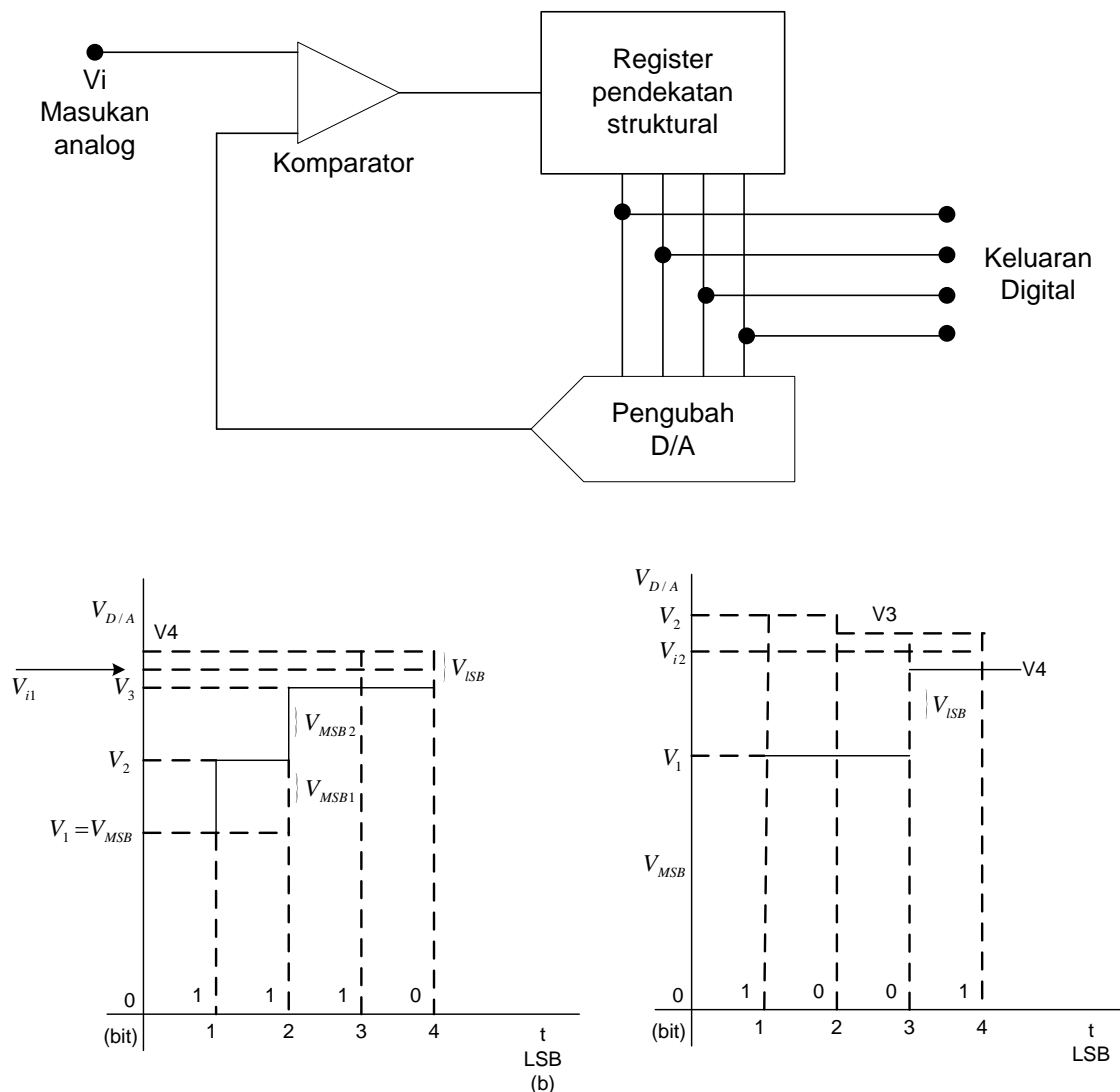
Bila  $V_{ref}$  dan  $t_1$  tetap, maka  $V_{in} \propto t_2$ , selang waktu  $t_2$  dicacah dengan suatu pencacah yang akan menghasilkan keluaran biner ataupun BCD. Keluaran ini adalah keluaran digital untuk isyarat analog  $V_{in}$ .

Oleh karena ada dua kemiringan pada diagram pewaktuan, pengubah A/D integrasi juga dikenal sebagai pengubah A/D kemiringan rangkap (dual slope).

Kekurangan pencacah A/D integrasi terletak pada waktu konversi yang sama, yaitu pada orde 10 ms atau lebih. Pengubah A/D integrasi banyak digunakan pada multimeter digital, dimana waktu konversi tidaklah terlalu mengganggu.

### 13.3 Pengubah A/D pendekatan berurutan

Pengubah A/D ini dikenal sebagai pengubah A/D pendekatan berurutan (successive approximation) dan bekerja dengan prinsip umpan balik. Diagram blok dan timing diagram pengubah A/D pendekatan berurutan. Ditentukan pada gambar



Gambar 1.3 A/D pendekatan berurutan

- (a) Diagram blok
- (b) Diagram timing

Komparator digunakan untuk membandingkan keluaran D/A dengan masukan analog  $V_{in}$ . Keluaran komparator digunakan untuk mencek register pendekatan berurutan (Successive Approximation Register – SAR). Untuk register ini dapat digunakan IC MSI

Seperti misalnya AM 2502 buatan Advance Micro Device. Cara kerja register ini adalah sebagai berikut :

Setelah menerima pulsa mulai konversi, SAR akan mengeluarkan bit-bit untuk diubah menjadi tegangan analog oleh suatu pengubah D/A. perhatikan gambar 13.b kiri yang menunjukkan diagram timing keluaran pengubah D/A. mula SAR akan mengaktifkan MSB, yang akan menghasilkan suatu tegangan analog pada keluaran pengubah D/A. tegangan ini dibandingkan dengan  $V_{in}$ . Bila  $V_1 < V_{in}$  maka MSB dibiarkan tinggi("1"), bila  $V_1 > V_{in}$  maka MSB dibuat "0". Pada contoh kita  $V_1 < V_{in}$  sehingga MSB dibuat "1". Selanjutnya bit no 2 diaktifkan dibuat 1 dan keluaran pengubah D/A yang baru dibandingkan lagi dengan  $V_{in}$  . pada contoh  $V_2 < V_{in}$  sehingga bit no 2 dibuat juga 1. kemudian bit no 3 dibuat 1. terakhir bit no 4 (LSB) dibuat "1". Akan tetapi  $V_4 > V_{in}$ , maka bit no 4 dibuat 0. keadaan akhir pada keluaran SAR adalah  $(1110)_2$  menyatakan keluaran digital untuk  $V_{in}$ .

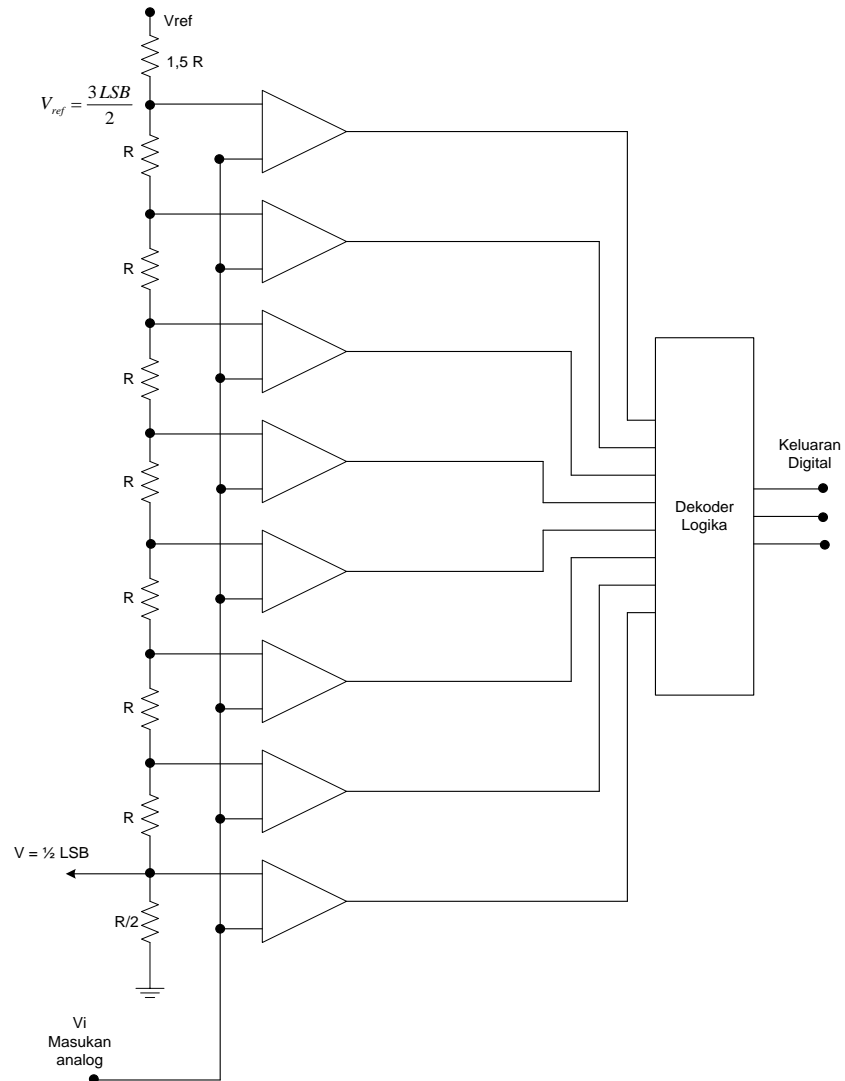
Bagaimana pengubah kerja pengubah A/D pada gambar 13.3b. pengubah A/D pendekatan berurutan n-bit melakukan konversi dalam waktu  $(n+1)$  siklus Clock. pengubah A/D termasuk pengubah A/D yang cepat, dapat melakukan dibawah  $1\mu s$ . pengubah A/D pendekatan berurutan dapat dibuat sangat akurat, bergantung pada tegangan acuan dan pengubah D/A yang digunakan pengubah A/D macam ini kini dapat diperoleh dengan resolusi 12 bit dan waktu konversi  $10 - 20 \mu s$ .

Kita juga dapat menggunakan mikrokomputer untuk bertindak sebagai register pendekatan berurutan dengan menggunakan program. Disamping itu kita dapat diperoleh pengubah A/D pendekatan berurutan monolitik (IC) atau pun hybrid, yang lengkap mengandung semua komponennya.

Kita akan membahas D/A pendekatan yang berurutan perangkat lunak, serta antara muka ADC ini bagian tersendiri. marilah kita singgung sedikit tentang pengubah A/D atau A/D flash sekedar untuk pengetahuan umum.

### 13.4 Pengubah A/D Paralel

Pada pengubah A/D parallel semua tingkat kode analog pada tegangan masukan konversi serentak dengan menggunakan banyak komparator.



Gambar 13.4 Pengubah A/D Paralel

Untuk menghasilkan keluaran digital 8 Bit diperlukan 255 komparator, seperti pada pengubah A/D monolitik TDC 1007 J buatan TRW-LSI product. pengubah A/D ini mempunyai waktu konversi yang pendek yaitu 5 milisecond sehingga dapat digunakan untuk melakukan konversi dengan frekuensi 45 MHz. ini berarti bahwa pengubah A/D parallel dapat digunakan untuk mengubah isyarat analog yang berubah dengan frekuensi 20 MHz. pengubah A/D dapat digunakan untuk memproses isyarat video pada televisi. Karena semua kode analog di konversi

dalam waktu satu siklus clock maka pengubah A/D ini sering dikenal sebagai pengubah A/D kilat.

### **Spesifikasi Data**

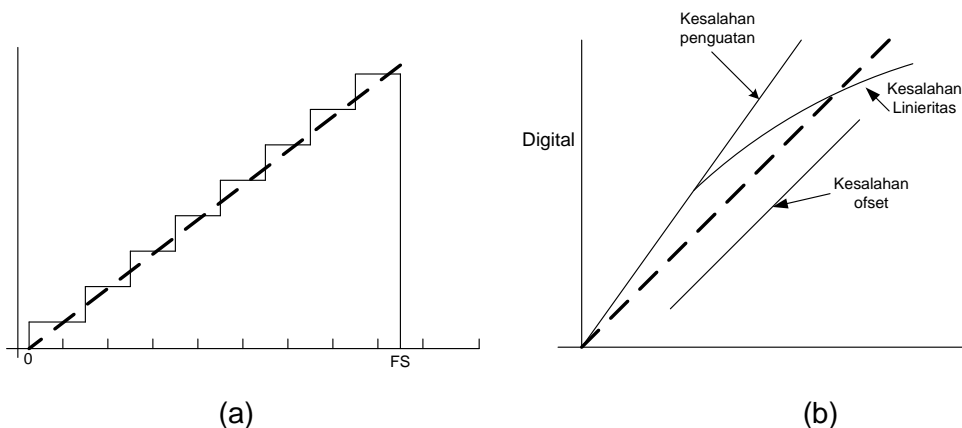
Ada beberapa parameter yang perlu di ketahui dalam pengubah A/D dan pengubah D/A yang menyangkut penyimpangan-penyimpangan keluaran terhadap sifat-sifat idealnya.

### **Resolusi**

Resolusi atau daya pisah adalah perubahan analog terkecil yang dapat dibedakan oleh A/D atau dihasilkan oleh suatu pengubah D/A. resolusi adalah nilai analog daripada LSB yaitu  $FS/2^n$  untuk computer binar n bit.

### **Linieritas**

Linieritas diartikan sebagai penyimpangan dari lurus yang ditarik antara kedua ujung fungsi transfer suatu computer. Linieritas dapat dinyatakan sebagai presentase skala penuh (FS) atau sebagian pecahan LSB. Linieritas suatu converter yang baik adalah  $61/2$  LSB . pengertian Linieritas beserta kesalahan penguatan (gain error) dan kesalahan offset ditunjukkan pada gambar 13.5 dibawah ini.

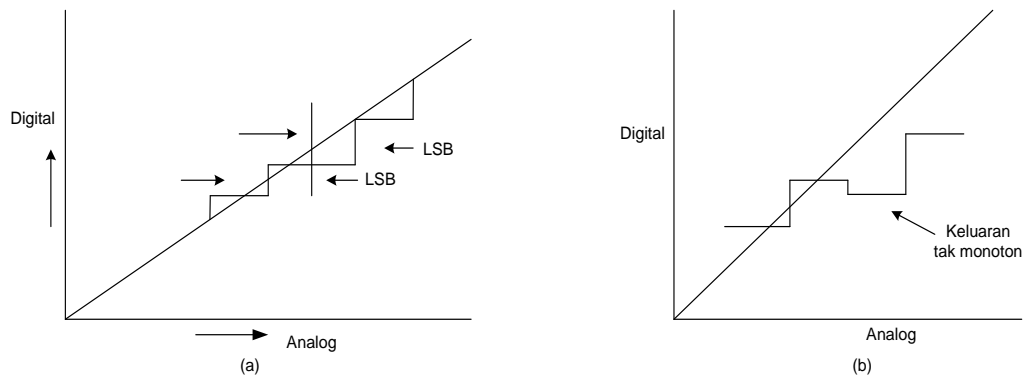


Gambar 13.5 fungsi respon converter data, (a) Ideal, (b) kesalahan-kesalahan



### ***Linieritas Diferensial***

Kesalahan Linieritas Diferensial adalah penyimpangan maksimum dari ukuran bit yang sebenarnya dari nilai teorinya dalam daerah jangkauan (range) converter. suatu linieritas diferensial sebesar  $61/2$  LSB berarti bahwa ukurannya adalah  $1$  LSB  $61/2$  LSB. Kesalahan linieritas diferensial ditunjukkan pada gambar 13.6



Gambar 13.6 Linieritas Diferensial dan monotonisitas

### ***Monotonisitas***

Monotonisitas berarti dihasilkan keluaran yang selalu bertambah bila diberi masukan yang selalu bertambah. gambar 12.6 b menunjukkan keluaran yang tak monoton.

### ***Kode Hilang (Missing Code)***

Didalam pengubah A/D ini, terjadi bila keluaran melompat 1 digit.

### ***Kesalahan Kuantitas (Quantizing Error)***

Kesalahan ini adalah ketidakpastian dasar yang berhubungan dengan digitisasi suatu isyarat analog oleh adanya resolusi (daya pisah) yang terbatas pada suatu pengubah A/D. Suatu converter ideal mempunyai kesalahan kuantisasi sebesar  $1/2$  LSB.

### **Akurasi Relatif**

Akurasi relative menyatakan berapa % FS kesalahan pada keluaran bila tak ada kesalahan offset dan penguatan. Akurasi relative berhubungan dengan linieritas.

### **Kesalahan Offset**

Kesalahan yang terjadi bila fungsi transfer tak melalui titik asal (origin).

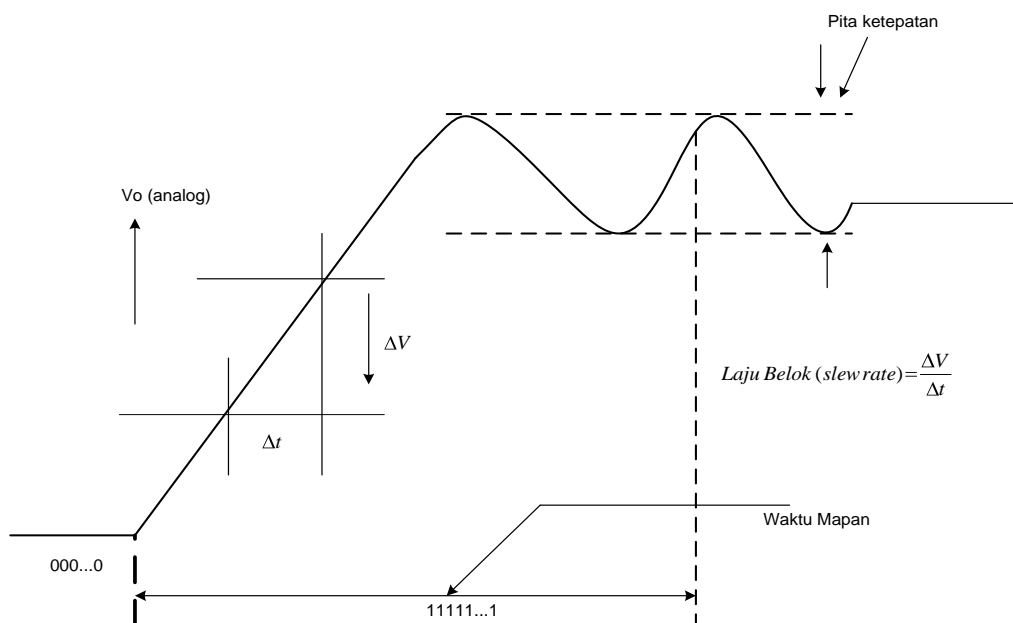
### **Kesalahan Penguatan**

Beda kemiringan antara fungsi transfer ideal dan fungsi transfer yang sebenarnya .

### **Laju Kelok dan Waktu Mapan**

Laju perubahan keluaran suatu pengubah D/A ditentukan oleh laju belok (Slew Rate), yaitu kemampuan keluaran pengubah D/A untuk merubah dalam suatu selang waktu. Laju belok dinyatakan dalam  $V/\mu s$  untuk mengubah D/A dengan keluaran tegangan atau  $mA/\mu s$  untuk mengubah D/A dengan keluaran arus.

Laju belok memberikan gambaran kasar kecepatan pengubah D/A, kecepatan pengubah D/A harus memperhitungkan waktu yang diperlukan agar isyarat keluaran menjadi tetap dalam daerah ketepatan yang diinginkan. pengertian laju belok dan waktu mapan (setting time) ditunjukkan pada gambar 13.



Gambar 13.7 Pengukuran Laju belok dan waktu mapan

## MODUL XIV

### SISTEM INSTRUMENTASI ELEKTRONIKA

### JENIS-JENIS PENGUBAH ISYARAT ANALOG KE DIGITAL

#### Tujuan Instruksional Umum :

Agar mahasiswa dapat memahami tentang pengolahan jenis-jenis isyarat analog menjadi isyarat digital.

#### Tujuan Instruksional Khusus :

- Dapat menyebutkan jenis-jenis pengubah isyarat analog menjadi isyarat digital.
- Dapat menjelaskan bagian-bagian dan cara kerja pengubah analog ke digital

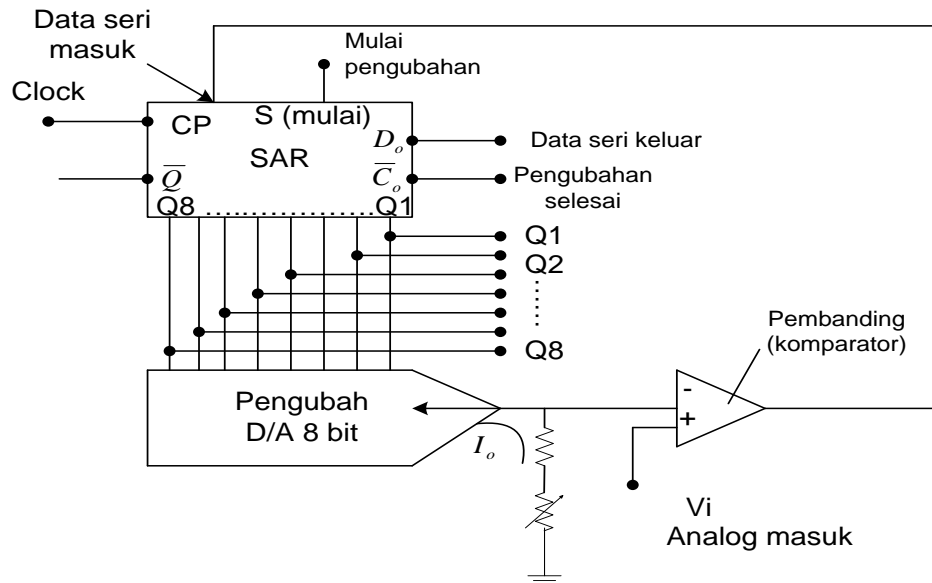
#### Buku Rujukan :

- |                            |   |
|----------------------------|---|
| ▪ Rangan Sarma             | Instrumentation Devices and Sistem                          |
| ▪ W. Bolton                | Mechatronic   |
| ▪ <i>William D. Cooper</i> | <i>Electronic Instrumentation and Measurement Technique</i> |

#### 14.1 Pemakaian Pengubah A/D Pendekatan Berturutan

Kita akan membahas salah satu pengubah A/D yang sering digunakan, yaitu pengubah pendekatan berurutan (Successive Aproximation SA). Ad-Sa mempunyai waktu konversi yang cukup pendek, yaitu dari 1  $\mu$ s hingga 100  $\mu$ s. Ada tiga bentuk pengubah A/D ini, yaitu menggunakan Register pendekatan berurutan (Successive Aproximation SAR). Dan pengubah D/A dalam satu chip, dan yang menggunakan perangkat lunak sebagai ganti SAR. Yang terakhir ini mempunyai waktu konversi yang panjang, akan tetapi dapat dilaksanakan tanpa SAR perangkat keras.

Pengubah AD-SA dengan mengubah D./A dan SAR

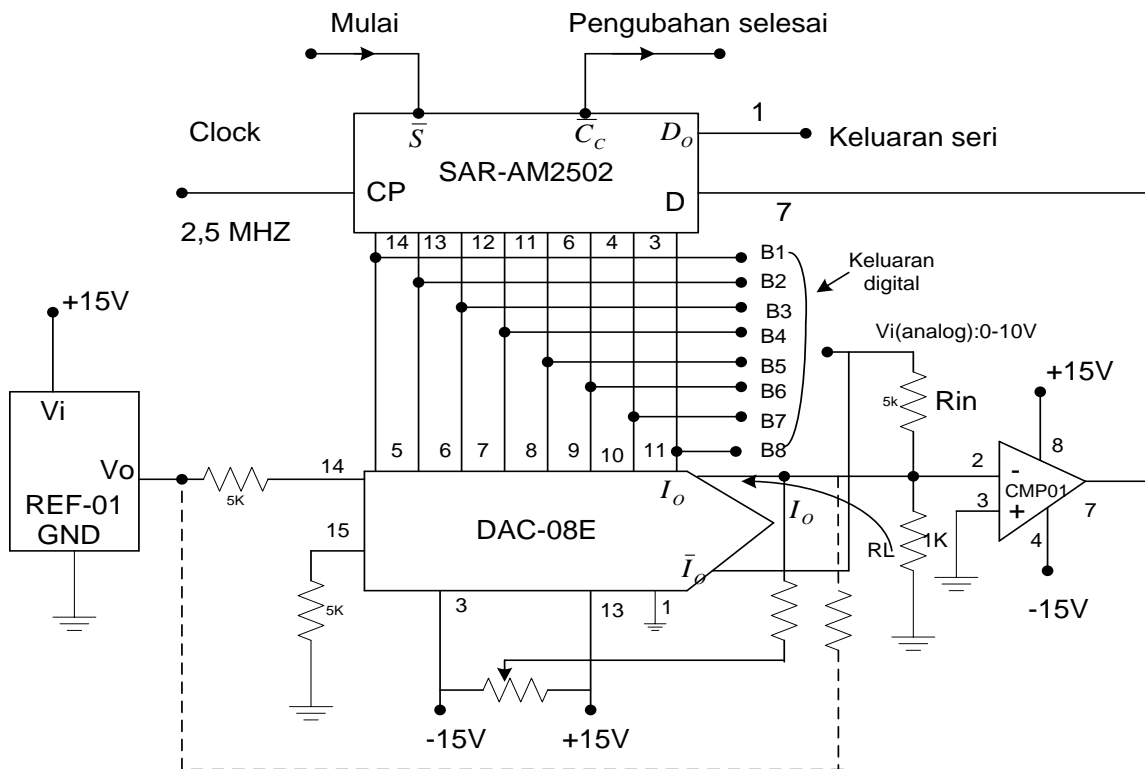


Gambar 14.1 Susunan dasar pengubah A/D pendekatan berurutan

Komponen kunci dari suatu AD-SA adalah SAR, yaitu suatu register khusus dirancang untuk mengubah AD-SA. Satu seri SAR yang amat populer adalah AM 2502, AM 2504 buatan Advance Micro devices. IC ini dirancang menggunakan TTL, dan dibuat untuk 8 bit (AM 25.2 dan AM 2503) serta 12 bit (AM 2504). Ada pula SAR yang dibuat dengan teknologi CMOS, yaitu Motorola MC 14549 dan Motorola 14559, serta MM 74c905 buatan National Semiconductor.

AM 2502 (8 bit) dapat digandeng dengan AM 2502 yang lain agar dapat beroperasi untuk jumlah bit lebih besar dari 8 bit. Semua SAR seri 2500 mempunyai kaki untuk menerima pulsa mulai konversi (START), dan kaki yang menghasilkan tingkat logika yang menyatakan selesai konversi.

Gambar 14.2 menunjukkan pengubah A/D-SA dengan menggunakan DAC-08 dan SAR AM 2502 membentuk pengubah A/D 8 bit biner dengan waktu konversi 4  $\mu$ s.



Gambar 14.2 Pengubah A/D menggunakan DAC-08 dan AM 2502

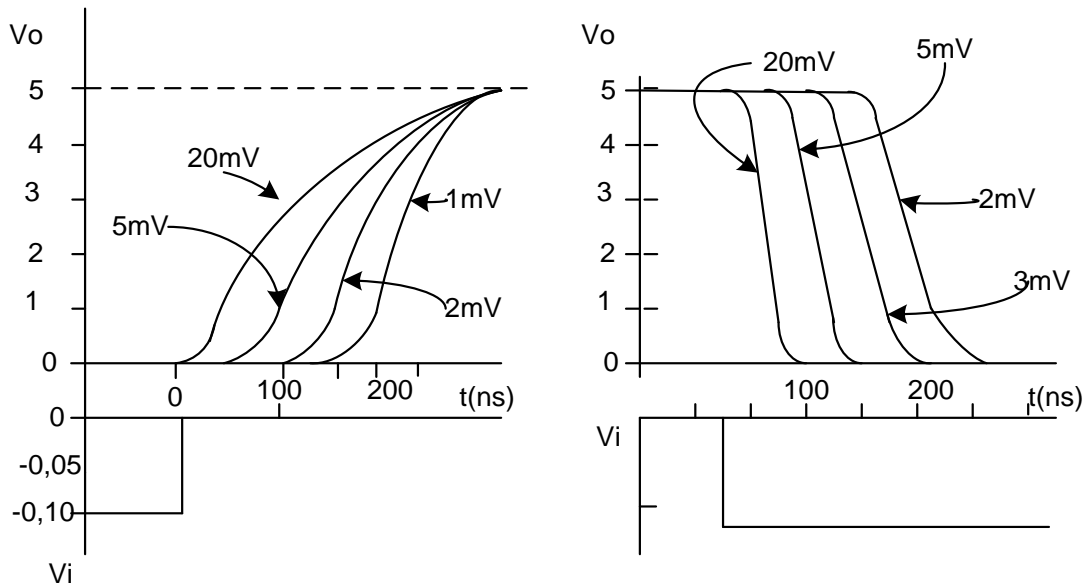
Pada rangkaian ini keluaran pengubah D/A, yaitu arus  $I_o$ , tak diubah menjadi tegangan melalui op-amp oleh karena op-amp akan menambah waktu mapan. Pada rangkaian DAC-08 yang digunakan mempunyai waktu mapan 85ns . Op-amp akan menambah waktu mapan sebesar 1000 ns.

Tegangan pada masukan komparator CMP-01 adalah  $(i_{in} - I_o)R_L = \left(\frac{V_{in}}{R_{in}} - I_o\right)R_L$ .

Kecepatan respons komparator ditentukan oleh beda tegangan antara masukan inverting dan non-inverting. Beda tegangan ini disebut pacu lebih. Pacu lebih ini mempunyai nilai

$$(R_{in} // R_L) \times \frac{1}{2} LSB = (R_{in} // R_L) \frac{1FS}{2 \times 2^8} = (850\Omega)(39\mu A) = 3,2 \text{ mV}.$$

Dari karakteristik CMP-01 pacu lebih sebesar ini akan memberikan waktu respon 100 ns (Gambar 13.35)



Gambar 14.3 Waktu respons CMP-01 untuk berbagai pacu lebih

Untuk menentukan waktu mapan pengubah D/A kita perlu tahu beberapa informasi yang dapat diperoleh dari lembaran data. Untuk beban diatas  $500\ \Omega$ , untuk DAC-01 rangkaian RC luar merupakan faktor penentu bagi waktu mapan : Misalkan kapasitansi keluaran adalah  $25\text{pF}$ , maka dengan  $R = R_{in} // R_L = 850\ \Omega$ ,  $RC = 20\ \text{ns}$ . Untuk memperoleh ketelitian  $\frac{1}{2}$  LBS kita harus menunggu  $6.2 \times RC = 130\ \text{ns}$ . Disamping waktu mapam untuk komparator ( $100\ \text{ns}$ ) dan waktu mapan pengubah D/A ( $130\ \text{ns}$ ) harus ditambahkan waktu penundaan SAR ( $20\ \text{ns}$ ). Jadi seluruhnya diperlukan waktu  $255\ \text{ns}$ . Ini berarti frekuensi clock maksimum adalah  $3,9\ \text{MHZ}$ . Waktu konversi minimum adalah  $(n+1) 255\ \text{ns} = 9 \times 255\ \text{ns} = 2,4\ \mu\text{s}$ . Dalam hal kita tak memerlukan waktu konversi minimum, frekuensi clock dapat ditentukan dari :

$$T_{clock} = \frac{1}{f} \text{clock} = \frac{\text{waktukonversi}}{n+1}$$

Pada gambar 13.33 resistor  $R_2 = 2.4\ \text{M}\Omega$  akan memberikan arus offset sebesar  $\pm 3,9\ \mu\text{A}$  ( $\frac{1}{2}$  LBS dari  $I_{FS} = 2\ \text{mA}$ ). Dengan menggunakan  $R_2$  maka masukkan perubahan A/D dapat diberi bias  $\frac{1}{2}$  LBS dari nol untuk kalibrasi. Pengaturan gain (atau FS) dapat dilakukan dengan mengubah arus acuan perubahan D/A atau  $R_{in}$ .  $R_{in}$  dan  $R_{if}$  hendaknya bersifat bila mungkin dari satu jaringan bersama.

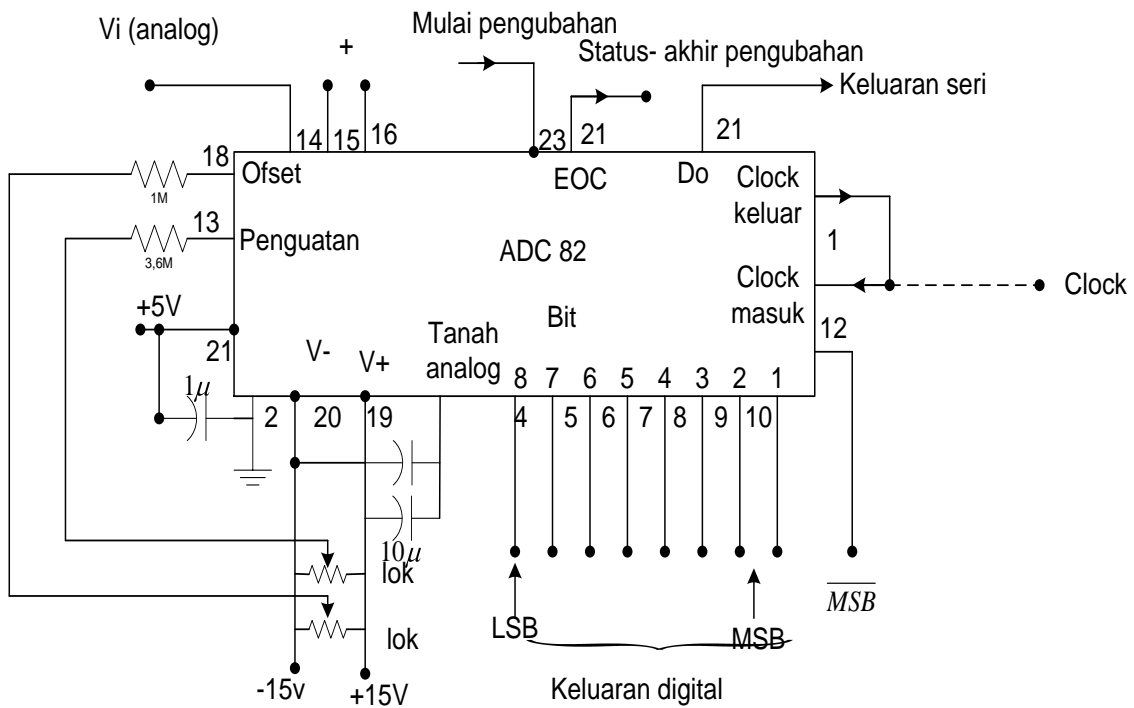
Operasi bipolar dapat diperoleh dengan memasang  $R_{\text{offset}}$  pada  $V_{\text{ref}}$  seperti ditunjukkan pada gambar 14.3  $R_{\text{offset}}$  hendaknya memberi arus sebesar  $\frac{1}{2} I_{\text{FS}}$  pada titik junction. Resistor ini juga harus bersifat melacak terhadap  $R_{\text{in}}$  dan  $R_{\text{ref}}$ .

### **Pengubahan AD SA Integral**

Kita telah membahas sistem pengubah A/D SA yang menggunakan pengubahan D/A, SAR dan komparator. Berbagai perusahaan telah membuat pengubahan A/D SA yang lengkap dalam satu kemasan, siap untuk beroperasi. Pengubahan A/D seperti ini disebut pengubah A/D integral. Hampir semua piranti ini dapat dihubungkan dengan masukan analog yang baku (standard), dan mempunyai keluaran seri dan paralel.

Ada berbagai resolusi maksimum, yaitu dari 8 hingga 12 bit, dan hampir semua dapat dibuat agar bekerja dibawah resolusi maksimumnya. Sebagian contoh pengubahan A/D 8 bit (maksimum) dapat dibuat agar bekerja dengan resolusi di bawah 8 bit, misal 6 bit. Hampir semua mempunyai clock dalam, walaupun ada pula yang juga dapat beroperasi engan clock luar. Diantara beberapa perusahaan yang membuka pengubahan A/D SA adalah Analog Devicer, Detel, Burr-Brown, Intersil, Motorola.

Marilah kita pelajari satu contoh pengubahan A/D SA integral, yaitu ADC 82, yaitu pengubahan A/D 8 bit buat rata-rata Burr-Brown (Gambar 14.4)



#### Unipolar

Jangka	Kaki masukan	Hubungan
$0 \rightarrow +20V$	15	16-17
$0 \rightarrow +10V$	14	16-17
$0 \rightarrow +5V$	14	16-17 15-16

#### Bipolar

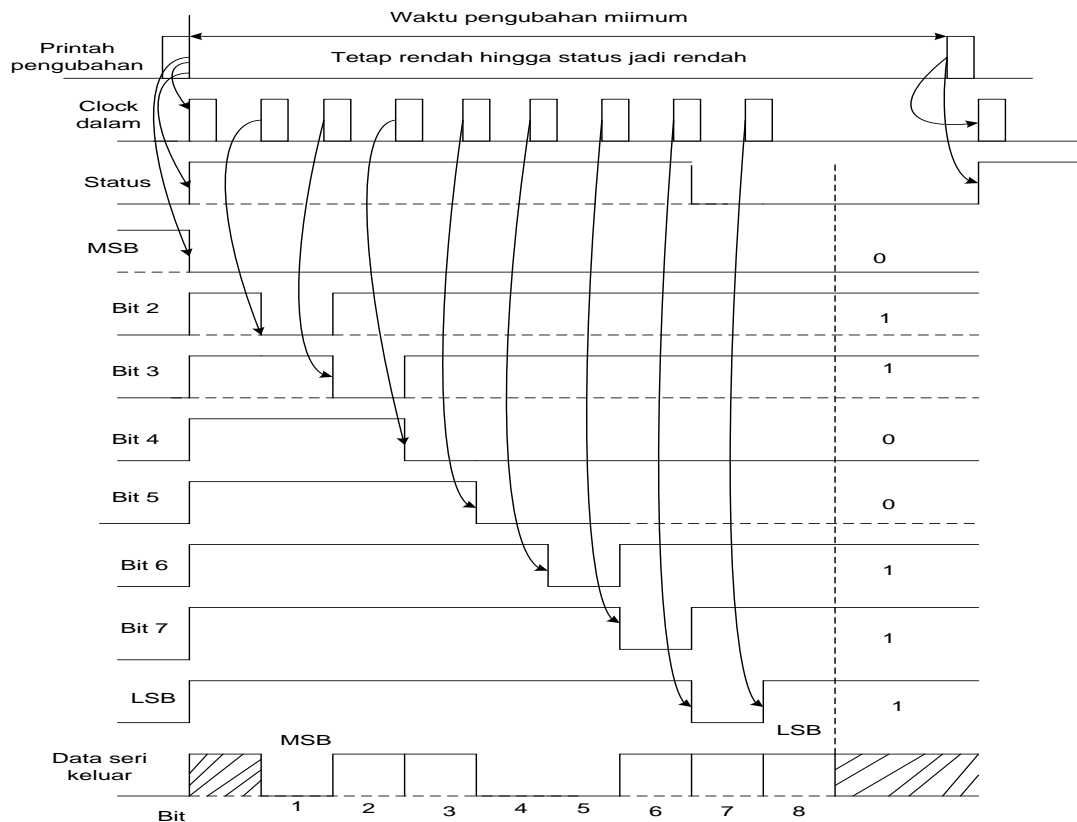
Jangka	Kaki masukan	Hubungan
$\pm 10V$	15	16-18
$\pm 5V$	14	16-18
$\pm 2,5V$	14	16-18 15-16

Gambar 14.4 ADC dan diagram hubungannya

.ADC 82 ini dapat mengubah tegangang masukan unipolar maupun bipolar dengan kecepatan konversi  $2,8 \mu s$ , menggunakan clock dalam. Pada keluaran berupa tegangan digital paralel dengan tingkat TTI. Juga disediakan keluaran MSB untuk keluaran bipolar komplemen.

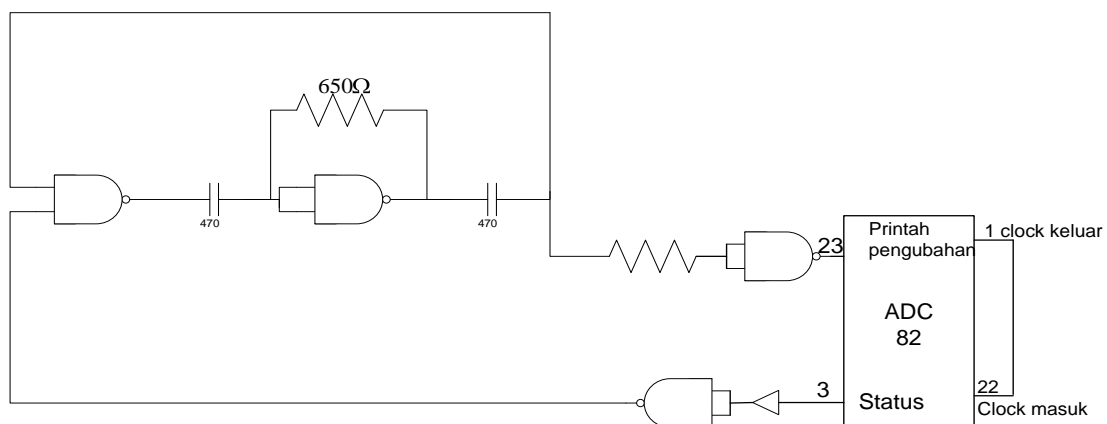
Pada Gambar 14.5 ADC 82 dihubungkan untuk jangkanya unipolar OV hingga +10V. Untuk menggunakan clock – IN. Konversi akan dimulai dengan menaikkan Convert Command (dimulai konversi) Konversi akan dimulai pada tepi jatuh (negatif) dari pulsa Convert Command. Ini ditunjukkan pada gambar ADC 82 (gambar 14.5)





Gambar 14.5 Diagram Pewaktuan ADC 82

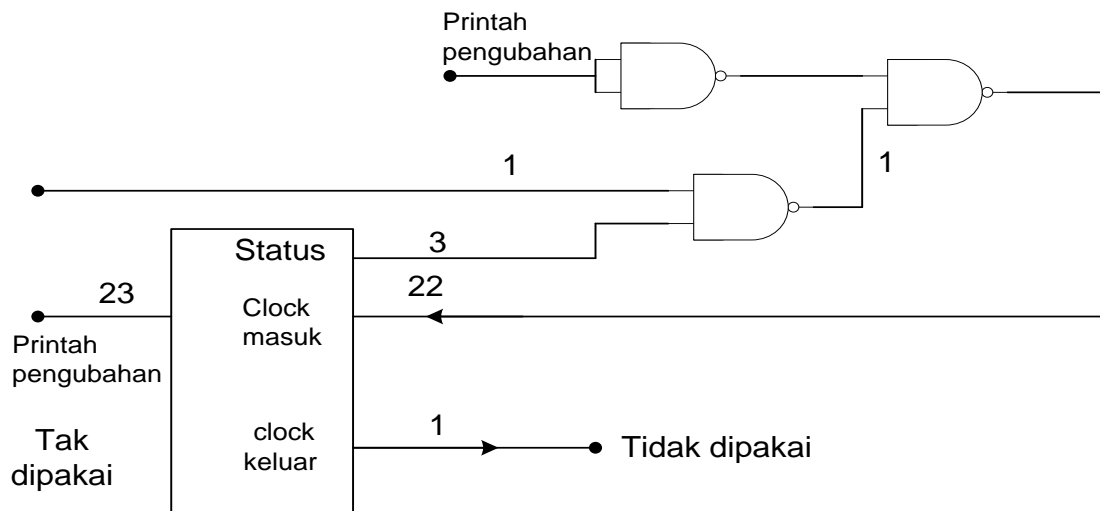
Pada gambar 14.5 ADC 82 melakukan konversi hanya bila mendapat perintah melalui kaki 23 dengan suatu pulsa. Konversi dilakukan dengan menggunakan clock dalam. Kita dapat membuat agar konversi dilakukan secara kontinu menggunakan clock dalam dengan rangkaian seperti pada gambar 14.6 Pada rangkaian ini keluaran status atau akhir konversi digunakan untuk menggerbang suatu multivibrator astabil.



Gambar 14.6 Menggunakan ADC 82 dengan clock dalam untuk konversi kontinu

ADC 82 juga dapat menggunakan clock luar untuk operasi kontinu. Kaki clock keluar dan kaki perintah konversi dibiarkan terbuka, sedangkan clock luar dihubungkan dengan kaki clock masuk.

Untuk operasi konversi atas perintah dengan clock luar diperlukan “untai” seperti pada gambar 14.7



Gambar 14.7 Untai untuk membuat ADC 82 melakukan konversi atas perintah dengan clock luar

Dengan uraian di atas konversi akan terjadi bila keluaran STATUS ada pada keadaan tinggi dan perintah konversi rendah. Selama perintah konversi ada pada keadaan tinggi clock luar tak dapat masuk ADC 82.